

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 11-223832

(43)Date of publication of application : 17.08.1999

(51)Int.Cl.

G02F 1/136

G02F 1/133

G09G 3/36

H01L 29/786

(21)Application number : 10-311292

(71)Applicant : SEIKO EPSON CORP

(22)Date of filing : 30.10.1998

(72)Inventor : MURADE MASAO

(30)Priority

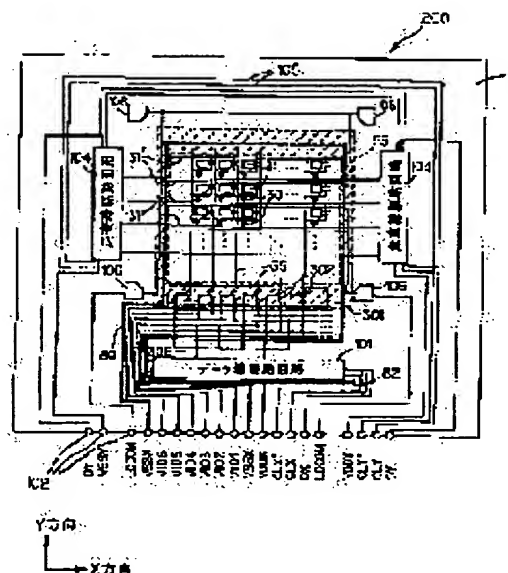
Priority number : 09301253 Priority date : 31.10.1997 Priority country : JP

(54) ELECTROOPTIC DEVICE AND ELECTRONIC EQUIPMENT

(57)Abstract:

PROBLEM TO BE SOLVED: To reduce the occurrence of high frequency clock noise in an inputted image signal and a data signal formed on the basis thereof in an electrooptic device such as an active matrix drive type liquid crystal device.

SOLUTION: A liquid crystal device 200 has a liquid crystal layer sandwiched between a couple of substrates, pixel electrodes 11 provided in matrix on the substrate 1, and TFTs 30 which perform switching control over the electrodes. Shield wires 80 and 82 of a constant potential which electrically shield image signal lines VID1 to VID6 from clock signal lines CLX and CLX' are wired on the substrates. Thus, a high quality image can be displayed according to the high frequency image signal for displaying a high resolution image.



LEGAL STATUS

[Date of request for examination]

23.06.2003

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision
of rejection]

[Date of requesting appeal against examiner's
decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平11-223832

(43) 公開日 平成11年(1999) 8月17日

(51) Int.Cl.⁵
G 0 2 F 1/136
1/133
G 0 9 G 3/36
H 0 1 L 29/786

識別記号
5 0 0
5 5 0

F I
G 0 2 F 1/136 5 0 0
1/133 5 5 0
G 0 9 G 3/36
H 0 1 L 29/78 6 1 2 C

審査請求 未請求 請求項の数12 O L (全 19 頁)

(21) 出願番号 特願平10-311292
(22) 出願日 平成10年(1998)10月30日
(31) 優先権主張番号 特願平9-301253
(32) 優先日 平9(1997)10月31日
(33) 優先権主張国 日本 (J P)

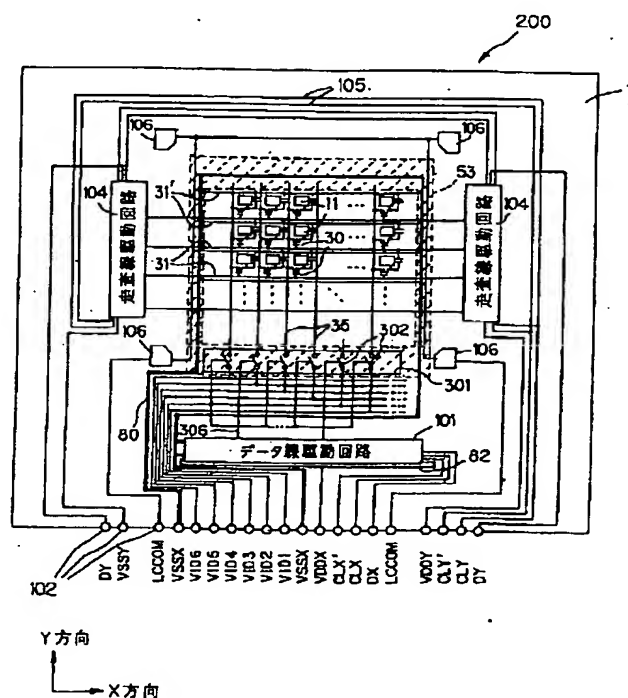
(71) 出願人 000002369
セイコーエプソン株式会社
東京都新宿区西新宿2丁目4番1号
(72) 発明者 村出 正夫
長野県諏訪市大和3丁目3番5号 セイコーエプソン株式会社内
(74) 代理人 弁理士 鈴木 喜三郎 (外2名)

(54) 【発明の名称】 電気光学装置及び電子機器

(57) 【要約】

【課題】 アクティブマトリクス駆動方式の液晶装置等の電気光学装置において、入力された画像信号中やこれに基づいて生成されるデータ信号中の高周波のクロックノイズの発生を低減する。

【解決手段】 液晶装置(200)は、一対の基板間に挟持された液晶層と、基板(1)にマトリクス状に設けられた画素電極(11)と、これをスイッチング制御するTFT(30)とを備える。画像信号線(VID1~VID6)をクロック信号線(CLX、CLX')から電気的にシールドする定電位のシールド線(80、82)が基板上に配線されている。



(2)

1

【特許請求の範囲】

【請求項1】 基板上には複数の走査線と、前記複数の走査線に交差する複数のデータ線と、前記複数の走査線とデータ線に接続された複数のスイッチング素子と、前記複数のスイッチング素子に接続された複数の画素電極と、クロック信号に基づいて画像信号に対応するデータ信号を前記複数のデータ線に供給するデータ信号供給手段と、第1外部入力端子から入力される前記画像信号を前記データ信号供給手段に供給する画像信号線と、第2外部入力端子から入力される前記クロック信号を前記データ信号供給手段に供給するクロック信号線と、前記画像信号線を前記クロック信号線から電氣的にシールドする定電位の導電線とを備えたことを特徴とする電気光学装置。

【請求項2】 前記導電線は、前記データ信号供給手段に定電位の電源を供給する定電位線から構成された部分を含むことを特徴とする請求項1に記載の電気光学装置。

【請求項3】 前記定電位線は、相異なる定電位の電源を前記データ信号供給手段に供給する第1及び第2定電位線からなり、
該第1定電位線から構成された前記導電線部分は、前記基板上で前記画像信号線を囲み、
前記第2定電位線から構成された前記導電線部分は、前記基板上で前記クロック信号線を囲むことを特徴とする請求項2に記載の電気光学装置。

【請求項4】 前記データ信号供給手段は、前記画像信号をサンプリングするサンプリング回路と、前記定電位線からの電源供給を受けて前記クロック信号に基づいて該サンプリング回路を駆動するデータ線駆動回路とを備えており、前記画像信号線と前記クロック信号線とは、前記基板上で前記データ線駆動回路に対して反対方向から引き回されていることを特徴とする請求項2又は3に記載の電気光学装置。

【請求項5】 前記第1及び第2外部入力端子は、前記基板の周辺部において相互に所定間隔を隔てて配置されており、前記第1及び第2外部入力端子の間には、前記定電位の電源を前記定電位線に輸入するための第3外部入力端子が配置されていることを特徴とする請求項2から4のいずれか一項に記載の電気光学装置。

【請求項6】 前記導電線は、前記複数の画素電極により規定される画像表示領域及び前記複数のデータ線を前記第1基板上で囲むように延設されたこと特徴とする請求項1から5のいずれか一項に記載の電気光学装置。

【請求項7】 前記基板に対向して対向基板が設けられ、前記画像表示領域の輪郭に沿って前記基板及び前記対向基板のうち少なくとも一方に形成された遮光性の額縁を更に備えており、
前記導電線は前記額縁に対向する位置において前記額縁に沿って前記基板に設けられた部分を含むことを特徴と

2

する請求項6に記載の電気光学装置。

【請求項8】 前記導電線及び前記データ線は、同一の低抵抗金属材料から形成されたことを特徴とする請求項1から7のいずれか一項に記載の電気光学装置。

【請求項9】 前記画像信号線及びクロック信号線の間に介在する前記導電線部分並びに前記画像信号線及びクロック信号線は、前記基板に平行な同一平面上に形成された同一の低抵抗金属層から構成されたことを特徴とする請求項1から8のいずれか一項に記載の電気光学装置。

【請求項10】 前記画素電極に所定量の容量を付与する容量線を更に備えており、該容量線が前記導電線に接続されたことを特徴とする請求項1から9のいずれか一項に記載の電気光学装置。

【請求項11】 前記基板に対向して対向基板が設けられ、前記画像表示領域の輪郭に沿って前記基板及び前記対向基板のうち少なくとも一方に形成された遮光性の額縁と、前記画素電極に容量を付与する容量線とを更に備えており、前記導電線は前記額縁に対向する位置に延設されるとともに、前記対向する位置において前記導電線に前記容量線が接続されていることを特徴とする請求項1から10のいずれか一項に記載の電気光学装置。

【請求項12】 請求項1から11に記載の電気光学装置を備えたことを特徴とする電子機器。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、薄膜トランジスタ（以下適宜、TFTと称す）駆動によるアクティブマトリクス駆動方式の電気光学装置及びこれを用いた電子機器の技術分野に属し、特に、TFTアレイ基板上に設けられたデータ線駆動回路によりクロック信号に基づいてデータ線を高周波で駆動する形式の電気光学装置及びこれを用いた電子機器の技術分野に属する。

【0002】

【従来の技術】従来、TFT駆動によるアクティブマトリクス駆動方式の液晶装置等の電気光学装置においては、縦横に夫々配列された多数の走査線及びデータ線並びにこれらの各交点に対応して多数の画素電極がTFTアレイ基板上に設けられている。そして、これらに加えて、データ線駆動回路、サンプリング回路等を含みデータ線にデータ信号を供給するデータ信号供給手段や、走査線駆動回路等を含み走査線に走査信号を供給する走査信号供給手段が、このようなTFTアレイ基板上に設けられる場合がある。

【0003】この場合、データ信号供給手段には、データ信号の供給タイミングの基準となるデータ線側基準クロック、表示すべき画像の内容に対応しておりデータ信号の基となる画像信号、正や負の定電位電源等が、TFTアレイ基板に設けられた外部入力端子及び配線を介して夫々供給される。他方、走査信号供給手段には、走査

(3)

3

信号の供給タイミングの基準となる走査線側基準クロック、正や負の定電位電源等が、やはり TFT アレイ基板に設けられた外部入力端子及び配線を介して供給される。そして走査信号供給手段においては、例えば走査線駆動回路により、走査線側基準クロックに基づくタイミングで走査信号を走査線に線順次で供給する。これに対応してデータ信号供給手段においては、例えば入力された画像信号をサンプリングするサンプリング回路を、データ線駆動回路がデータ線側基準クロックに基づくタイミングで順次駆動して、サンプリング回路からデータ信号がデータ線に供給される。これらの結果、走査線にゲート接続された各 TFT は、走査信号の供給に応じて導通状態とされ、データ信号が当該 TFT を介して画素電極に供給されて各画素における画像表示が行われる。

【0004】近年特に、液晶プロジェクタ用の液晶装置等では、表示画像の高解像度化に伴って、非常に高い周波数のシリアルな画像信号が入力されるようになってきている。これに対応すべく、特にデータ信号供給手段に供給されるデータ線側基準クロックの周波数も非常に高くされる。

【0005】

【発明が解決しようとする課題】しかしながら、近年の表示画像の高品位化の要請の下では、このように基準クロックの周波数を高くすることによる、高周波のクロックノイズの発生が無視し得ないようになる。

【0006】即ち、例えば従来の比較的周波数の低いデータ線側基準クロックをデータ線駆動回路に供給してサンプリング回路を駆動する構成において、そのままクロック信号の周波数を上げたのでは、サンプリング回路に入力される画像信号中やサンプリング回路から出力されるデータ信号中に高周波のクロックノイズが発生して、データ線に供給すべきデータ信号が劣化してしまう。このように劣化したデータ信号の供給を受けたのでは、各画素電極により表示される画像もやはり劣化してしまうという問題点がある。

【0007】本発明は上述の問題点に鑑みなされたものであり、入力された画像信号中やこれに基づいて生成されるデータ信号中の高周波のクロックノイズの発生を低減でき、高品位の画像表示を行える電気光学装置及び当該電気光学装置を備えた電子機器を提供することを課題とする。

【0008】

【課題を解決するための手段】請求項 1 に記載の電気光学装置は上記課題を解決するために、基板上には複数の走査線と、前記複数の走査線に交差する複数のデータ線と、前記複数の走査線とデータ線に接続された複数のスイッチング素子と、前記複数のスイッチング素子に接続された複数の画素電極と、クロック信号に基づいて画像信号に対応するデータ信号を前記複数のデータ線に供給するデータ信号供給手段と、第 1 外部入力端子から入力

4

される前記画像信号を前記データ信号供給手段に供給する画像信号線と、第 2 外部入力端子から入力される前記クロック信号を前記データ信号供給手段に供給するクロック信号線と、前記画像信号線を前記クロック信号線から電気的にシールドする定電位の導電線とを備えたことを特徴とする。

【0009】請求項 1 に記載の電気光学装置によれば、第 1 外部入力端子から入力される画像信号は、基板に配線された画像信号線を介して、データ信号供給手段に供給される。これと並行して、第 2 外部入力端子から入力されるクロック信号は、基板に配線されたクロック信号線を介して、データ信号供給手段に供給される。すると、基板に設けられた、例えばデータ線駆動回路、サンプリング回路等を含んで構成されるデータ信号供給手段により、クロック信号に基づいて画像信号に対応するデータ信号が、複数のデータ線に供給される。ここで特に、基板に配線された定電位の導電線により、画像信号線は、クロック信号線から電気的にシールドされている。従って、クロック信号の周波数が高い場合でも、クロック信号線から画像信号線への高周波のクロックノイズの飛び込みを低減できる。

【0010】他方で、基板に形成されるか又は基板に接続された走査線駆動回路等を含む走査信号供給手段により、走査信号が走査線を介してスイッチング素子に供給される。これと並行して、上述のように高周波のクロックノイズが低減された画像信号に対応するデータ信号が、データ線を介してスイッチング素子に供給され、更にスイッチング素子を介して供給されるデータ信号により画素電極に印加される電圧が変化し、当該画素電極に対向する液晶が駆動される。以上の結果、表示すべき画像の解像度が高く、高周波のシリアルな画像信号が入力される場合にも、これに対応して周波数が高いクロック信号を用いつつ、高周波のクロックノイズの発生により画質が劣化することは殆ど又は全く無くなり、高品位の画像表示が可能とされる。

【0011】請求項 2 に記載の電気光学装置は請求項 1 に記載の電気光学装置において、前記導電線は、前記データ信号供給手段に定電位の電源を供給する定電位線から構成された部分を含むことを特徴とする。

【0012】請求項 2 に記載の電気光学装置によれば、導電線は、前記データ信号供給手段に定電位の電源を供給する定電位線から構成された部分を含むので、外部入力端子や配線そのものを共用することにより、言い換えれば定電位線を延設して導電線とすることにより、構成の簡略化と省スペース化を図ることが出来、特に導電線を定電位とすることも極めて容易となる。

【0013】請求項 3 に記載の電気光学装置は請求項 2 に記載の電気光学装置において、前記定電位線は、相異なる定電位の電源を前記データ信号供給手段に供給する第 1 及び第 2 定電位線からなり、該第 1 定電位線から構

(4)

5

成された前記導電線部分は、前記基板上で前記画像信号線を囲み、前記第2定電位線から構成された前記導電線部分は、前記基板上で前記クロック信号線を囲むことを特徴とする。

【0014】請求項3に記載の電気光学装置によれば、画像信号線は、例えば接地電位の負電源を供給するための第1定電位線から構成された導電線部分により、基板上で囲まれている。クロック信号線は、例えば正電源を供給するための第2定電位線から構成された導電線部分により、基板上で囲まれている。従って、画像信号線は、基板上でクロック信号線から2重にシールドされた構成が得られる。

【0015】請求項4に記載の電気光学装置は請求項2又は3に記載の電気光学装置において、前記データ信号供給手段は、前記画像信号をサンプリングするサンプリング回路と、前記定電位線からの電源供給を受けて前記クロック信号に基づいて該サンプリング回路を駆動するデータ線駆動回路とを備えており、前記画像信号線と前記クロック信号線とは、前記基板上で前記データ線駆動回路に対して反対方向から引き回されていることを特徴とする。

【0016】請求項4に記載の電気光学装置によれば、走査信号供給手段において、画像信号は、サンプリング回路によりサンプリングされる。そして、定電位線からの電源供給を受けるデータ線駆動回路により、クロック信号に基づいてサンプリング回路が駆動されて、サンプリングされた画像信号がデータ信号としてデータ線に供給される。ここで特に、画像信号線とクロック信号線とは、基板上でデータ線駆動回路に対して反対方向から引き回されているが、一般に距離及び障害物の介在に応じて電磁波は減少するので、クロック信号線から画像信号線に印加される電磁波が両信号線間の距離に応じて且つデータ線駆動回路の存在に応じて減少する。従って、クロック信号の周波数が高い場合でも、クロック信号線から画像信号線への高周波のクロックノイズの飛び込みを更に低減できる。

【0017】請求項5に記載の電気光学装置は請求項2から4のいずれか一項に記載の電気光学装置において、前記第1及び第2外部入力端子は、前記基板の周辺部において相互に所定間隔を隔てて配置されており、前記第1及び第2外部入力端子の間には、前記定電位の電源を前記定電位線に輸入するための第3外部入力端子が配置されていることを特徴とする。

【0018】請求項5に記載の電気光学装置によれば、第1及び第2外部入力端子は、第3外部入力端子を間に介して、基板の周辺部において相互に所定間隔を隔てて配置されており、好ましくは、基板の周辺部において外部入力端子を形成可能な領域において可能な限り相互に離して配置される。従って、例えば画像信号線とクロック信号線とを隣接配置した場合と比較して、クロック信

6

号線から画像信号線への高周波のクロックノイズの飛び込みを低減できる。

【0019】請求項6に記載の電気光学装置は請求項1から5のいずれか一項に記載の電気光学装置において、前記導電線は、前記複数の画素電極により規定される画像表示領域及び前記複数のデータ線を前記基板上で囲むように延設されたこと特徴とする。

【0020】請求項6に記載の電気光学装置によれば、導電線により、画像表示領域及び複数のデータ線は、基板上で囲まれているので、当該画像表示領域及び複数のデータ線も、クロック信号線からシールドされることになる。従って、データ信号供給手段から出力されたデータ信号、スイッチング素子や画素電極に到達したデータ信号等における、高周波のクロックノイズの発生を低減できる。

【0021】請求項7に記載の電気光学装置は請求項6に記載の電気光学装置において、前記基板に対向して対向基板が設けられてなり、前記画像表示領域の輪郭に沿って前記基板及び前記対向基板のうち少なくとも一方に形成された遮光性の額縁を更に備えており、前記導電線は前記額縁に対向する位置において前記額縁に沿って前記基板に設けられた部分を含むことを特徴とする。

【0022】請求項7に記載の電気光学装置によれば、導電線は、基板の額縁下に設けられているので、TFTアレイ基板の省スペース化が図られ、例えば、走査線駆動回路やデータ線駆動回路を第1基板の周辺部分に余裕を持って形成することができ、導電線形成により電気光学装置における有効表示面積が減少することも殆ど又は全くない。

【0023】請求項8に記載の電気光学装置は請求項1から7のいずれか一項に記載の電気光学装置において、前記導電線及び前記データ線は、同一の低抵抗金属材料から形成されたことを特徴とする。

【0024】請求項8に記載の電気光学装置によれば、導電線は例えば、Al（アルミニウム）等の、データ線と同一の低抵抗金属材料から形成されているので、導電線の引き回し領域が、たとえ長くても、導電線の抵抗は実用上十分に低く抑えられる。即ち、抵抗増加によりシールドの効果を下げることなく、例えば他の配線や回路等の隙間を縫ってジグザグに導電線を長く配線したり、画像表示領域等までも含めた広い領域に導電線を長く配線することが可能となるので、比較的簡単な構成により、当該シールドの効果を全体として、より高めることができる。更に、当該電気光学装置の製造プロセスにおいて、導電線及びデータ線を、同一の低抵抗金属材料から同一工程により形成できる。即ち、導電線を形成することによる製造プロセスの増加を最低限に抑えることができる。

【0025】請求項9に記載の電気光学装置は請求項1から8のいずれか一項に記載の電気光学装置において、

(5)

7

前記画像信号線及びクロック信号線の間に介在する前記導電線部分並びに前記画像信号線及びクロック信号線は、前記第1基板に平行な同一平面上に形成された同一の低抵抗金属層から構成されたことを特徴とする。

【0026】請求項9に記載の電気光学装置によれば、画像信号線及びクロック信号線の間に介在する導電線部分は、画像信号線やクロック信号線と、基板に平行な同一平面上に形成されているので、シールドの効果がより効率良く発揮される。ここで、同一平面上とは、基板の上に直接これらを配線してもよく、或いは基板上に形成された下地となる絶縁層上やTFT等のスイッチング素子の半導体層上に形成された層間絶縁層上にこれらを配線してもよいという意味である。更に、当該電気光学装置の製造プロセスにおいて、導電線、画像信号線及びクロック信号線を、例えば、A1層等の同一の低抵抗金属層から一括して形成できるので、導電線を形成することによる製造プロセスの増加を最低限に抑えることができる。

【0027】請求項10に記載の電気光学装置は請求項1から9のいずれか一項に記載の電気光学装置において、前記画素電極に所定量の容量を付与する容量線を更に備えており、該容量線が前記導電線に接続されたことを特徴とする。

【0028】請求項10に記載の電気光学装置によれば、容量線により画素電極に所定量の容量が付与されているので、デューティ比が小さくても高精細な表示が可能とされる。そして、容量線は導電線に接続されている。従って、容量線の電位変動によるスイッチング素子や画素電極への悪影響は防止されている。しかも、容量線を定電位とするための配線を導電線で兼用でき、更に、容量線を定電位にするために必要な外部入力端子も、例えば、前述の第3外部入力端子或いは導電線専用の外部入力端子で兼用できる。

【0029】請求項11に記載の電気光学装置は、前記基板に対向して対向基板が設けられ、前記画像表示領域の輪郭に沿って前記基板及び前記対向基板のうち少なくとも一方に形成された遮光性の額縁と、前記画素電極に容量を付与する容量線とを更に備えており、前記導電線は前記額縁に対向する位置に延設されるとともに、前記対向する位置において前記導電線に前記容量線が接続されていることを特徴とする。

【0030】請求項11に記載の電気光学装置によれば、導電線は、基板の額縁に対向配置されているので、TFTアレイ基板上の省スペース化が図られ、例えば、走査線駆動回路やデータ線駆動回路を第1基板の周辺部分に余裕を持って形成することができ、導電線形成により電気光学装置における有効表示面積が減少することも殆ど又は全くない。また、容量線は導電線に接続されているため、容量線の電位変動によるスイッチング素子や画素電極への悪影響は防止されている。しかも、容量線

8

を定電位とするための配線を導電線で兼用でき、更に、容量線を定電位にするために必要な外部入力端子も、例えば、前述の第3外部入力端子或いは導電線専用の外部入力端子で兼用できる。また、導電線と容量線との接続は額縁に対向配置されるため、TFT基板上有効表示面積を減少させることなく、スペースを有効利用することができる。

【0031】請求項12に記載の電子機器は、請求項1から10に記載の電気光学装置を備えたことを特徴とする。

【0032】請求項12に記載の電子機器によれば、電子機器は、上述した本願発明の電気光学装置を備えており、高周波のクロックノイズが低減されており、高品位の画像表示が可能となる。

【0033】本発明のこのような作用及び他の利得は次に説明する実施の形態から明らかにする。

【0034】

【発明の実施の形態】以下、本発明の実施の形態を図面に基づいて説明する。尚、本実施形態では電気光学装置の一例として液晶装置を用いて説明する。

【0035】（液晶装置の構成）液晶装置の実施の形態の構成について図1から図6に基づいて説明する。図1は、液晶装置の実施の形態におけるTFTアレイ基板上に設けられた各種配線、周辺回路等の構成を示す平面図であり、図2は、図1のより詳細な2次元的レイアウトを示す平面図であり、図3は、画像信号線及びクロック信号線等の配線を示す図2のA-A'断面図であり、図4は、図1の画素部分の拡大平面図であり、図5は、TFTアレイ基板をその上に形成された各構成要素と共に対向基板の側から見た平面図であり、図6は、対向基板を含めて示す図5のH-H'断面図である。

【0036】図1において、液晶装置200は、例えば石英基板、ハードガラス等からなるTFTアレイ基板1を備えている。TFTアレイ基板1上には、マトリクス状に設けられた複数の画素電極11と、X方向に複数配列されており夫々がY方向に沿って伸びるデータ線35と、Y方向に複数配列されており夫々がX方向に沿って伸びる走査線31と、各データ線35と画素電極11との間に夫々介在すると共に該間における導通状態及び非導通状態を、走査線31を介して夫々供給される走査信号に応じて夫々制御するスイッチング素子の一例としての複数のTFT30とが形成されている。またTFTアレイ基板1上には、後述の蓄積容量（図6参照）のための配線である容量線31'（蓄積容量電極）が、走査線31と平行に形成されている。

【0037】TFTアレイ基板1上には更に、データ信号供給手段の一例を構成するサンプリング回路301及びデータ線駆動回路101と、走査線駆動回路104とが形成されている。また、複数の画素電極11により規定される画像表示領域（即ち、実際に液晶の配向状態変

(6)

9

化により画像が表示される液晶装置の領域)の上辺には、画像表示領域の両側に設けられた走査線駆動回路104間をつなぐための複数の配線105が設けられており、画像表示領域の四隅には、TFTアレイ基板1と対向基板との間で電氣的導通をとるための上下導通端子106が設けられている。以下図1から図3の説明において、TFTアレイ基板1の下辺に沿って複数設けられた外部入力端子102を介して入力される信号名称と、その信号配線とは、説明の容易化のために同一のアルファベット記号を信号及び配線の後に夫々付加して参照する(例えば、信号名称である“クロック信号CLX”に対し、その信号配線を“配線CLX”と呼ぶ)ことにする。

【0038】走査線駆動回路104は、外部制御回路から外部入力端子102並びに配線VSSY及びVDDYを介して供給される、走査線駆動回路用の負電源VSSY及び正電源VDDYを電源として用いて、走査線駆動回路用のスタート信号DYの入力により内蔵シフトレジスタ回路をスタートさせる。そして、外部入力端子102並びに配線CLY及びCLY'を介して供給される、走査線駆動回路用の基準クロック信号CLY及びその反転クロック信号CLY'に基づく所定タイミングで、走査線31に走査信号をパルスのように線順次で印加する。

【0039】データ線駆動回路101は、外部制御回路から外部入力端子102並びに信号配線VSSX及びVDDXを介して供給される、データ線駆動回路用の負電源VSSX及び正電源VDDXを電源として用いて、データ線駆動回路用のスタート信号DXの入力により内蔵シフトレジスタ回路をスタートさせる。そして、外部入力端子102並びに配線CLX及びCLX'を介して供給されるデータ線駆動回路用の基準クロック信号CLX及びその反転クロック信号CLX'に基づき、走査線駆動回路104が走査信号を印加するタイミングに合わせて、外部入力端子102及び配線VID1~VID6を介して供給される例えば6相にシリアル-パラレル変換された画像信号VID1~VID6夫々について、データ線35毎にサンプリング回路駆動信号をサンプリング回路301にサンプリング回路駆動信号線306を介して所定タイミングで供給する。

【0040】サンプリング回路301は、TFT302を各データ線35毎に備えており、配線VID1~VID6がTFT302のソース電極に接続されており、サンプリング回路駆動信号線306がTFT302のゲート電極に接続されている。そして、画像信号VID1~VID6が入力されると、これらの画像信号をサンプリングする。また、サンプリング回路駆動信号線306を介して、データ線駆動回路101からサンプリング回路駆動信号が入力されると、画像信号VID1~VID6夫々についてサンプリングされた画像信号を、6つの隣接するデータ線35からなるグループ毎に順次印加す

10

る。以上のように、データ線駆動回路101とサンプリング回路301とは、6相にシリアル-パラレル変換された画像信号VID1~VID6をデータ線35にデータ信号として供給するように構成されている。本実施の形態では隣接する6つのデータ線35に接続されるサンプリング回路301を同時に選択し、6つのデータ線35からなるグループ毎に順次転送していく方式を述べたが、データ線35を1本毎に選択してもよいし、隣接する2、3、…、5本或いは7本以上を同時に選択してもよい。また、データ線35に供給される画像信号のシリアル-パラレル変換数は6相のみならず、サンプリング回路301を構成するTFT302の書き込み特性が良ければ、5相以下でもよいし、画像信号の周波数が高ければ、7相以上に増やしてもよい。この際、少なくとも画像信号のシリアル-パラレル変換数だけ、画像信号用の外部入力端子102及び画像信号線が必要なことは言うまでもない。

【0041】図2に示すように、データ線駆動回路101は、スタート信号DXが入力されると、基準クロック信号CLX及びその反転クロック信号CLX'に基づく転送信号の順次生成を開始するシフトレジスタ回路101aと、シフトレジスタ回路101aからの転送信号を波形整形しバッファリングした後、サンプリング回路駆動信号線306を介してサンプリング回路301に供給する波形制御回路101b及びバッファ回路101cとを備えている。また、サンプリング回路301は、6相にシリアル-パラレル変換された画像信号VID1~VID6に対応してTFT302が6個ずつパラレルに各サンプリング回路駆動信号線306に接続されている。即ち、TFT302から構成されるスイッチS1~S6が左から1本目のサンプリング回路駆動信号線306に接続されており、スイッチS7~S12が左から2本目のサンプリング回路駆動信号線306に接続されており、スイッチSn-5~Snが右端のサンプリング回路駆動信号線306に接続されている。

【0042】本実施の形態では特に、図1及び図2に示すように、TFTアレイ基板1には、負電源VSSX用の配線VSSXを兼ねた定電位の導電線(以下、シールド線と称す)80及び正電源VDDX用の配線VDDXを兼ねた定電位のシールド線82が配線されている。これらのシールド線80及び82により、配線VID1~VID6は、配線CLX及びCLX'から電氣的にシールドされている。従って、クロック信号CLXの周波数が高い場合でも、配線CLX及びCLX'から配線VID1~VID6への高周波のクロックノイズの飛び込みを低減できる。

【0043】尚、走査線駆動用のクロック信号CLY(及びその反転クロック信号CLY')の周波数は、データ線駆動用の上述のクロック信号CLX(及びその反転クロック信号CLX')の周波数に比べて遥かに低

(7)

11

い。従って、クロック信号CLY及びCLY' については、高周波のクロックノイズが問題となることは少ない。しかしながら、本実施の形態においては、図1及び図2に示したように、シールド線80及び82により、配線CLY及びCLY' からも、配線VID1～VID6は、シールドされるように配線されている。すなわち、外部入力端子102から延設され、データ線駆動回路101の負電源VSSXを兼ねたシールド線80は、対向基板2に設けられた遮光性の額縁53下に沿って、画像表示領域を囲むように配線される。従って、画像信号用の配線VID1～VID6ばかりではなく、サンプリング回路301のTFT302を介してデータ信号が書き込まれるデータ線35への周辺回路からのノイズの飛び込みをも低減できる。

【0044】特に本実施の形態では、配線VSSX及びVDDXを夫々延設してシールド線80及び82とすることにより、外部入力端子や配線を共用することが可能となり、装置構成の簡略化と省スペース化を図ることが出来る。また、シールド線80及び82の電位は、このように定電位線との共用化により、容易に定電位とされる。但し、電源用の配線とシールド線を別個に配線してもよい。

【0045】また、データ線駆動回路101及び走査線駆動回路104を駆動するための電源電圧が互いに同じであれば、正電源の電位（正電位）であるVDDX及びVDDY、負電源の電位（負電位）であるVSSX及びVSSYはそれぞれ共用させてもよい。このような構成を採れば、外部入力端子及びそれから延設される配線が削減できるので有利である。

【0046】本実施の形態では、図2に示すように、負電源VSSXが入力される外部入力端子102が2つ設けられており、配線VSSXもこれに対応して2本設けられている。そして、配線VID1～VID6は、負電源VSSXの電位（負電位）とされたシールド線80により、TFTアレイ基板1上で囲まれている。特に、シフトレジスタ回路101aと波形制御回路101bとの間にも、データ線35と同じA1等の金属層から形成されたシールド線80は延設されている。そして、延設されたシールド線80の先端部は、後述のように第1層間絶縁層を介してA1等の金属層の下方において、例えば走査線31と同じポリシリコン等の導電層から形成されたシールド線接続部81を介して、波形制御回路101b及びバッファ回路101cを囲むようにしてシールド線80に接続されている。

【0047】他方、図2に示すように、配線CLX及びCLX' は、データ線駆動回路101に隣接する部分においては、正電源VDDXの電位（正電位）とされたシールド線82により、TFTアレイ基板1上で囲まれている。特に、波形制御回路101bとバッファ回路101cとの間にも、データ線35と同じA1等の金属層か

12

ら形成されたシールド線82は延設されており、その先端部は、例えば走査線31と同じポリシリコン等の導電層から形成されたシールド線接続部83を介して波形制御回路101b及びシフトレジスタ回路101aを囲むようにしてシールド線82に接続されている。

【0048】従って、配線VID1～VID6は、TFTアレイ基板1上で配線CLX及びCLX' から2重にシールドされた構成が採られており、シフトレジスタ回路101a並びに波形制御回路101b及びバッファ回路101cに対するシールドも信頼性が高いものとされている。但し、このように囲む構成を採らなくても、配線CLX及びCLX' と配線VID1～VID6との間にシールド線80又は82が少なくとも一本介在するように構成すれば、シールドの効果は多少なりとも得られる。

【0049】本実施の形態では、図1及び図2に示したように、配線VID1～VID6と配線CLX及びCLX' とは、TFTアレイ基板1上でX方向に沿って反対向きに（即ち、前者は時計回りに、後者は反時計回りに）引き回されている。従って、これらの配線間の距離が全体として大きくなるため、且つこれらの配線間にあるデータ線駆動回路101の介在に応じてこれらの配線間を伝達する電磁波は減少するので、クロック信号CLX及びCLX' の周波数が高い場合でも、配線CLX及びCLX' から、配線VID1～VID6への高周波のクロックノイズの飛び込みを更に低減できる。また、配線CLX及びCLX' と配線VID1～VID6の引き回しは、その方向が入れ替わっても何ら問題はない。すなわち、配線CLX及びCLX' を負電源VSSXでシールドし、配線VID1～VID6を正電源VDDXでシールドしてもよい。但し、このように反対方向に引き回す構成を採らなくても、配線CLX及びCLX' と配線VID1～VID6との間にシールド線80又は82が少なくとも一本介在するように構成すれば、シールドの効果は多少なりとも得られる。

【0050】本実施の形態では、クロック信号CLX及びCLX' 用の外部入力端子102と、画像信号VID1～VID6用の外部入力端子102とは、負電源VSSX用、正電源VDDX用及びスタート信号DX用の3つの外部入力端子102を間に介して、相互に所定間隔を隔てて配置されている。そして好ましくは、TFTアレイ基板1の周辺部において外部入力端子102を形成可能な領域において、可能な限りクロック信号CLX及びCLX' 用の外部入力端子102と、画像信号VID1～VID6用の外部入力端子102とは、相互に離して配置され、少なくとも一個以上の外部入力端子102が両者間に配置される。このように構成すれば、例えば画像信号線とクロック信号線とを隣接配置した場合と比較して、クロック用の配線から画像信号用の配線への高周波のクロックノイズの飛び込みを低減できる。

(8)

13

【0051】本実施の形態では図1及び図2に示したように、シールド線80により、画像表示領域及び複数のデータ線35は、TFTアレ基板1上で囲まれている。このため、当該画像表示領域及び複数のデータ線35も、配線CLX及びCLX'からシールドされている。従って、データ線駆動回路101から出力されたサンプリング回路駆動信号、TFT30や画素電極11に到達したデータ信号等における、高周波のクロックノイズの発生を低減できる。但し、このように画像表示領域までも囲む構成を採らなくても、サンプリング回路301に至るまでの配線VID1～VID6をシールド線80又は82によりシールドするように構成すれば、シールドの効果は多少なりとも得られる。

【0052】図3に断面図で示すように、シールド線80及び82を含む外部入力端子102に接続された各種配線DY、VSSY、…、VDDXは、例えば、Al

(アルミニウム)等の、データ線35と同一の低抵抗金属材料から形成されている。従って、シールド線80及び82の引き回し領域が、たとえ長くても、シールド線80及び82の抵抗は実用上十分に低く抑えられる。即ち、図2に示したように、他の各種配線やシフトレジスタ回路101a並びに波形制御回路101b及びバッファ回路101cの隙間を縫ってジグザグにシールド線82を長く配線でき、更に画像表示領域までも含めた広い領域にシールド線80を長く配線できる。このように比較的簡単な構成により、当該シールドの効果全体として高めることが出来る。また図3に示すように、シールド線80及び82を含む外部入力端子102に接続された各種配線DY、VSSY、…、VDDXは、TFTアレ基板1に形成された第1層間絶縁層42上に、即ち同一層上に形成されている。従って、シールドの効果により効率良く発揮される。更に、このように構成すると、液晶装置200の製造プロセスにおいて、各種配線DY、VSSY、…、VDDXを、例えば、Al層等の同一の低抵抗金属層から同一工程により一括して形成できるので、製造上有利である。

【0053】尚、図1から図3に示した外部入力端子102から入力される信号LCCOMは、共通電極の電源信号であり、配線LCCOM及び前述の上下導通端子106上の導通材を介して、後述の対向基板に設けられた共通電極(図7参照)に供給される。

【0054】ここで図4の平面図に示すように、容量線31'は、TFTアレ基板1上において走査線31と平行に、例えば走査線31と同じく導電性のポリシリコン層等から形成されており、シールド線80にコンタクトホール80aを介して接続されている。このように構成すれば、容量線31'を定電位とするための配線をシールド線80で兼用でき、容量線31'を定電位にするために必要な外部入力端子も、シールド線80用の外部入力端子102で兼用できる。

14

【0055】本実施の形態では特に、サンプリング回路301は、図1中斜線領域で示すように且つ図5及び図6に示すように、対向基板2に形成された遮光性の額縁53に対向する位置においてTFTアレ基板1上に設けられており、データ線駆動回路101及び走査線駆動回路104は、液晶層50に面しないTFTアレ基板1の狭く細長い周辺部分上に設けられている。TFTアレ基板1の上には、画像表示領域の周囲において両基板を貼り合わせて液晶層50を包囲するシール部材の一例としての光硬化性樹脂からなるシール材52が、画像表示領域に沿って設けられている。そして、対向基板2上における画像表示領域とシール材52との間には、遮光性の額縁53が設けられている。

【0056】額縁53は、後に画像表示領域に対応して開口が開けられた遮光性のケースにTFTアレ基板1が入れられた場合に、当該画像表示領域が製造誤差等により当該ケースの開口の縁に隠れてしまわないように、即ち、例えばTFTアレ基板1のケースに対する数百 μm 程度のずれを許容するように、画像表示領域の周囲に例えば500 μm 以上の幅を持つ帯状の遮光性材料から形成されたものである。このような遮光性の額縁53は、例えば、Cr(クロム)、Ni(ニッケル)、Al(アルミニウム)等の金属材料を用いたスパッタリング、フォトリソグラフィ及びエッチングにより対向基板2に形成される。或いは、カーボンやTi(チタン)をフォトレジストに分散した樹脂ブラックなどの材料から形成される。

【0057】シール材52の外側の領域には、画像表示領域の下辺に沿ってデータ線駆動回路101及び外部入力端子102が設けられており、画像表示領域の左右の2辺に沿って走査線駆動回路104が画像表示領域の両側に設けられている。そして、シール材52とほぼ同じ輪郭を持つ対向基板2が当該シール材52によりTFTアレ基板1に固着されている。

【0058】以上のようにシールド線80及びサンプリング回路301は、TFTアレ基板1上の額縁53に対向配置、即ち本実施形態の場合は額縁53の下に設けるようにすれば、TFTアレ基板1上の省スペース化が図られ、例えば、走査線駆動回路104やデータ線駆動回路101をTFTアレ基板1の周辺部分に余裕を持って形成することができ、シールド線80の形成により液晶装置200における有効表示面積が減少することも殆ど又は全くない。またシールド線80は額縁53に対向する位置に延設されるとともに、対向する位置においてシールド線80と容量線31'とを接続するようにすれば、TFT基板上の有効表示面積を減少させることなく、スペースを有効利用することができる。

【0059】(液晶装置全体の構成)次に、液晶装置200の具体的構成について図7及び図8を参照して説明する。ここに、図7は液晶装置のTFT30部分を示し

(9)

15

ており、図4におけるB-B'に沿った断面図であり、図8は額縁の下における液晶装置のシールド線80に沿った断面図である。尚、図7及び図8においては、各層や各部材を図面上で認識可能な程度の大きさとするため、各層や各部材毎に縮尺を異ならしめてある。

【0060】図7の断面図において、液晶装置200は、各画素に設けられるTFT30部分において、TFTアレ基板1並びにその上に積層された半導体層32、ゲート絶縁層33、走査線31（ゲート電極）、第1層間絶縁層42、データ線35、第2層間絶縁層43、画素電極11及び配向膜12を備えている。液晶装置200はまた、例えばガラス基板から成る対向基板2並びにその上に積層された共通電極21、配向膜22及び遮光膜23を備えている。液晶装置200は更に、これらの両基板間に挟持された電気光学物質として液晶層50を備えている。

【0061】ここでは先ず、これらの層のうち、TFT30を除く各層の構成について順に説明する。

【0062】第1及び第2層間絶縁層42及び43は夫々、5000～15000オングストローム程度の層みを持つNSG（ノンシリケートガラス）、PSG（リンシリケートガラス）、BSG（ボロンシリケートガラス）、BPSG（ボロンリンシリケートガラス）などのシリケートガラス膜、窒化シリコン膜や酸化シリコン膜等からなる。尚、TFTアレ基板1上に、TFT30の下地となる層間絶縁層をシリケートガラス膜、窒化シリコン膜や酸化シリコン膜等から形成してもよい。

【0063】画素電極11は例えば、ITO（インジウム・ティン・オキシド）膜などの透明導電性薄膜からなる。このような画素電極11は、スパッタリング処理等によりITO膜等を約500～2000オングストロームの厚さに堆積した後、フォトリソグラフィ工程、エッチング工程を施すこと等により形成される。尚、当該液晶装置200を反射型の液晶装置に用いる場合には、Al等の反射率の高い不透明な材料から画素電極11を形成してもよい。

【0064】配向膜12は例えば、ポリイミド薄膜などの有機薄膜からなる。このような配向膜12は、例えばポリイミド系の塗布液を塗布した後、所定のプレティルト角を持つように且つ所定方向でラビング処理を施すこと等により形成される。

【0065】共通電極21は、対向基板2の全面に渡って形成されている。このような共通電極21は、例えばスパッタリング処理等によりITO膜等を約500～2000オングストロームの厚さに堆積した後、フォトリソグラフィ工程、エッチング工程を施すこと等により形成される。

【0066】配向膜22は、例えば、ポリイミド薄膜などの有機薄膜からなる。このような配向膜22は、例えばポリイミド系の塗布液を塗布した後、所定のプレティ

16

ルト角を持つように且つ所定方向でラビング処理を施すこと等により形成される。

【0067】遮光膜23は、TFT30に対向する所定領域に設けられている。このような遮光膜23は、前述の額縁53同様に、CrやNiなどの金属材料を用いたスパッタリング、フォトリソグラフィ及びエッチングにより形成されたり、カーボンやTiをフォトレジストに分散した樹脂ブラックなどの材料から形成される。遮光膜23は、TFT30の半導体層32に対する遮光の他に、コントラストの向上、色材の混色防止などの機能を有する。

【0068】液晶層50は、画素電極11と共通電極21とが対面するように配置されたTFTアレ基板1と対向基板2との間において、シール材52（図5及び図6参照）により囲まれた空間に液晶が真空吸引等により封入されることにより形成される。液晶層50は、画素電極11からの電界が印加されていない状態で配向膜12及び22により所定の配向状態を採る。液晶層50は、例えば一種又は数種類のネマティック液晶を混合した液晶からなる。シール材52は、二つの基板1及び2をそれらの周辺で貼り合わせるための、例えば光硬化性樹脂や熱硬化性樹脂からなる接着剤であり、両基板間の距離を所定値とするためのスペーサが混入されている。

【0069】次に、TFT30に係る各層の構成について順に説明する。

【0070】TFT30は、走査線31、走査線31からの電界によりチャネルが形成される半導体層32、走査線31と半導体層32とを絶縁するゲート絶縁層33、半導体層32に形成されたソース領域34、データ線35、及び半導体層32に形成されたドレイン領域36を備えている。ドレイン領域36には、複数の画素電極11のうちの対応する一つが接続されている。ソース領域34及びドレイン領域36は後述のように、半導体層32に対し、n型又はp型のチャネルを形成するかに応じて所定濃度のn型用又はp型用のドーパントをドーブすることにより形成されている。n型チャネルのTFTは、動作速度が速いという利点があり、画素のスイッチング素子であるTFT30として用いられることが多い。

【0071】TFT30を構成する半導体層32は、例えば、TFTアレ基板1上にa-Si（アモルファスシリコン）膜を形成後、アニール処理を施して約500～2000オングストロームの厚さに固相成長させることにより形成する。この際、nチャネル型のTFT30の場合には、Sb（アンチモン）、As（砒素）、P（リン）などのV族元素のドーパントを用いたイオン注入等によりドーブしてもよい。また、pチャネル型のTFT30の場合には、B（ボロン）、Ga（ガリウム）、In（インジウム）などのIII族元素のドーパントを用いたイオン注入等によりドーブする。特にTFT

(10)

17

30をLDD (Lightly Doped Drain) 構造を持つnチャネル型のTFTとする場合、p型の半導体層32に、ソース領域34及びドレイン領域36のうちチャネル側に夫々隣接する一部にPなどのV族元素のドーパントにより低濃度ドーブ領域を形成し、同じくPなどのV族元素のドーパントにより高濃度ドーブ領域を形成する。また、pチャネル型のTFT30とする場合、n型の半導体層32に、BなどのIII族元素のドーパントを用いてソース領域34及びドレイン領域36を形成する。このようにLDD構造とした場合、ショートチャネル効果を低減できる利点を得られる。尚、TFT30は、LDD構造における低濃度ドーブ領域にイオン注入したオフセット構造のTFTとしてもよいし、ゲート電極をマスクとして高濃度の不純物イオンをドーブすることにより自己整合的に高濃度なソース及びドレイン領域を形成するセルフアライン型のTFTとしてもよい。また、ゲート電極を2個直列に設けデュアルゲート構造としてもよいし、ゲート電極を3個以上直列に設けてもよいことは言うまでもない。このような構成を採れば、TFT30のオフ時におけるリーク電流が低減され、クロストーク等の発生を抑制できるため、高品位な液晶装置を提供することができる。

【0072】ゲート絶縁層33は、半導体層32を約900～1300℃の温度により熱酸化することにより、300～1500オングストローム程度の比較的薄い厚さの熱酸化膜を形成して得ることができる。これにより半導体層32とゲート絶縁層33の界面状態の優れた良質の絶縁膜を形成することができる。

【0073】走査線31は、減圧CVD法等によりポリシリコン膜を堆積した後、フォトリソグラフィ工程、エッチング工程等により形成される。或いは、A1等の金属膜又は金属シリサイド膜から形成されてもよい。この場合、走査線31を、遮光膜23が覆う領域の一部又は全部に対応する遮光膜として配置すれば、金属膜や金属シリサイド膜の持つ遮光性により、遮光膜23の一部又は全部を省略することも可能となる。この場合特に、対向基板2とTFTアレイ基板1との貼り合わせずれによる画素開口率の低下を防ぐことが出来る利点がある。

【0074】データ線35は、画素電極11と同様にITO膜等の透明導電性薄膜から形成してもよい。或いは、スパッタリング処理等により、約1000～5000オングストロームの厚さに堆積されたA1等の低抵抗金属や金属シリサイド等から形成してもよい。

【0075】また、第1層間絶縁層42には、ソース領域34へ通じるコンタクトホール37及びドレイン領域36へ通じるコンタクトホール38が夫々形成されている。このソース領域34へのコンタクトホール37を介して、データ線35はソース領域34に電氣的接続される。更に、第2層間絶縁層43には、ドレイン領域36へのコンタクトホール38が形成されている。このドレ

18

イン領域36へのコンタクトホール38を介して、画素電極11はドレイン領域36に電氣的接続される。前述の画素電極11は、このように構成された第2層間絶縁層43の上面に設けられている。各コンタクトホールは、例えば、反応性エッチング、反応性イオンビームエッチング等のドライエッチングにより形成すれば、開口サイズの微細化が可能となり、画素の高開口率化が実現できる。

【0076】尚、一般にはチャネルが形成される半導体層32は、光が入射するとp-Siが有する光電変換効果により光電流が発生してしまいTFT30のトランジスタ特性が劣化するが、本実施の形態では、対向基板2には各TFT30に夫々対向する位置に遮光膜23が形成されているので、入射光が半導体層32に入射することが防止される。更にこれに加えて又は代えて、ゲート電極を上側から覆うようにデータ線35をA1等の不透明な金属薄膜から形成すれば、遮光膜23と共に又は単独で、半導体層32への入射光（即ち、図7で上側からの光）の入射を効果的に防ぐことが出来る。

【0077】図7において、画素電極11には蓄積容量70が夫々設けられている。この蓄積容量70は、より具体的には、半導体層32と同一工程により形成される第1蓄積容量電極32'、ゲート絶縁層33と同一工程により形成される誘電体層33'、走査線31と同一工程により形成される容量線31'（第2蓄積容量電極）、第1及び第2層間絶縁層42及び43、並びに第1及び第2層間絶縁層42及び43を介して容量線31'に対向する画素電極11の一部から構成されている。このように蓄積容量70が設けられているため、デューティ比が小さくても高精細な表示が可能とされる。

【0078】図8の断面図に示すように、額縁53に対向し且つ複数の走査線31の上方の位置において第1層間絶縁層42上をシールド線80は通過する。そして、このシールド線80は、その殆どの部分が、前述したデータ線35と同一工程で形成されたA1等の金属薄膜からなる低抵抗な配線である。このように液晶装置200の製造プロセスにおいて、シールド線80とデータ線35とを一括して形成できるので、製造上有利である。

【0079】本実施の形態では特に、TFT30の形成時に同一薄膜形成工程で、サンプリング回路301、データ線駆動回路101、走査線駆動回路104等の周辺回路を形成できるので製造上有利である。例えば、これらの周辺回路は、nチャネル型ポリシリコンTFT及びpチャネル型ポリシリコンTFTから構成される相補型構造の複数のTFTからTFTアレイ基板1上の周辺部分に形成される。

【0080】尚、図7及び図8には示されていないが、液晶装置200においては、対向基板2の投射光が入射する側及びTFTアレイ基板1の投射光が射出する側に

(11)

19

は夫々、例えば、TN（ツイステッドネマティック）モード、STN（スーパーTN）モード、D-STN（ダブルSTN）モード等の動作モードや、ノーマリーホワイトモード／ノーマリーブラックモードの別に応じて、偏光フィルム、位相差フィルム、偏光板などが所定の方向で配置される。

【0081】また、以上説明した液晶装置200は、カラー液晶プロジェクトに適用されるため、3つの液晶装置200がRGB用のライトバルブとして夫々用いられ、各装置には夫々RGB色分解用のダイクロイックミラーを介して分解された各色の光が入射光として夫々入射されることになる。従って、各実施の形態では、対向基板2に、カラーフィルタは設けられていない。しかしながら、液晶装置200においても遮光膜23の形成されていない画素電極11に対向する所定領域にRGBのカラーフィルタをその保護膜と共に、対向基板2上に形成してもよい。あるいは、TFTアレイ基板1上の各画素に対応するように、RGBのカラーレジストによりカラーフィルター層を内蔵しても良い。このようにすれば、液晶プロジェクト以外の直視型や反射型のカラー液晶テレビなどのカラー液晶装置に本実施の形態の液晶装置を適用できる。更に、対向基板2上に1画素1個対応するようにマイクロレンズを形成してもよい。このようにすれば、入射光の集光効率を向上することで、明るい液晶装置が実現できる。更にまた、対向基板2上に、何層もの屈折率の相違する干涉層を堆積することで、光の干渉を利用して、RGB色を作り出すダイクロイックフィルタを形成してもよい。このダイクロイックフィルタ付き対向基板によれば、より明るいカラー液晶装置が実現できる。

【0082】液晶装置200において、TFTアレイ基板1側における液晶分子の配向不良を抑制するために、第2層間絶縁層43の上に更に平坦化膜をスピコート等で塗布してもよく、又はCMP（Chemical Mechanical Polishing）処理を施してもよい。或いは、第2層間絶縁層43を平坦化膜で形成してもよい。

【0083】液晶装置200のスイッチング素子は、正スタガ型又はコプラナー型のポリシリコンTFTであるとして説明したが、逆スタガ型のTFTやアモルファスシリコンTFT等の他の形式のTFTに対しても、本実施の形態は有効である。

【0084】液晶装置200においては、一例として液晶層50をネマティック液晶から構成したが、液晶を高分子中に微小粒として分散させた高分子分散型液晶を用いれば、配向膜12及び22、並びに前述の偏光フィルム、偏光板等が不要となり、光利用効率が高まることによる液晶装置の高輝度化や低消費電力化の利点が得られる。更に、画素電極11をAl等の反射率の高い金属膜から構成することにより、液晶装置200を反射型液晶装置に適用する場合には、電圧無印加状態で液晶分子が

20

ほぼ垂直配向されたSH（スーパーホメオトロピック）型液晶などを用いても良い。更にまた、液晶装置200においては、液晶層50に対し垂直な電界（縦電界）を印加するように対向基板2の側に共通電極21を設けているが、液晶層50に平行な電界（横電界）を印加するように一对の横電界発生用の電極から画素電極11を夫々構成する（即ち、対向基板2の側には縦電界発生用の電極を設けることなく、TFTアレイ基板1の側に横電界発生用の電極を設ける）ことも可能である。このように横電界を用いると、縦電界を用いた場合よりも視野角を広げる上で有利である。その他、各種の液晶材料（液晶相）、動作モード、液晶配列、駆動方法等に本実施の形態を適用することが可能である。また、上述の実施形態では基板上にTFTを形成する構成を用いて説明したがこのような構成に限らず、シリコン基板にスイッチング素子を形成する構成でも適用可能である。また、電気光学物質として液晶を用いて説明したが液晶に限らず、エレクトロルミネッセンス、あるいはプラズマディスプレイ等にも適用可能である。

【0085】以上説明した実施の形態において更に、額縁53下やTFTアレイ基板1の周辺部に、プリチャージ回路、検査回路等の周知の周辺回路を設けてもよい。プリチャージ回路は、コントラスト比の向上、データ線35の電位レベルの安定、表示画面上のラインむらの低減等を目的として、データ線35に対し、データ線駆動回路101から供給されるデータ信号に先行するタイミングで、プリチャージ信号を供給することにより、データ信号をデータ線35に書き込む際の負荷を軽減する回路である。例えば、特開平7-295520号公報に、このようなプリチャージ回路の一例が開示されている。他方、検査回路は、額縁53下やTFTアレイ基板の周辺部に、製造途中や出荷時の当該液晶装置の品質、欠陥等を検査するための回路である。

【0086】また、以上の実施の形態において、特開平9-127497号公報、特公平3-52611号公報、特開平3-125123号公報、特開平8-171101号公報等に開示されているように、TFTアレイ基板1上においてTFT30に対向する位置（即ち、TFT30の下側）にも、例えば高融点金属からなる遮光層を設けてもよい。このようにTFT30の下側にも遮光層を設ければ、TFTアレイ基板1の側からの戻り光等がTFT30に入射するのを未然に防ぐことができる。従って、当該液晶装置200をプロジェクト用のライトバルブとして好適に用いることが出来る。

【0087】更にまた、以上の実施の形態において、TFT30に代えてTFD（Thin Film Diode）等の2端子型非線形素子等からスイッチング素子を構成してもよい。この場合、データ線及び走査線のうち一方の線を対向基板に配置して共通電極として機能させ、TFTアレイ基板に設けられた他方の線と画素電極との間にスイッ

(12)

21

チング素子を夫々配置して液晶駆動する。このように構成しても、画素信号線やデータ線をクロック信号線からシールドすることにより、高周波のクロックノイズの画像信号やデータ信号への飛び込みを防止する効果は発揮される。

【0088】（液晶装置の動作）次に、以上のように構成された液晶装置200の動作について図1を参照して説明する。

【0089】先ず、走査線駆動回路104は、所定タイミングで走査線31に走査信号をパルスの線順次で印加する。

【0090】これと並行して、6つの配線VID1～VID6からパラレルな画像信号を受けると、サンプリング回路301は、これらの画像信号をサンプリングする。データ線駆動回路101は、走査線駆動回路104がゲート電圧を印加するタイミングに合わせて、6つの配線VID1～VID6夫々について一つのデータ線毎にサンプリング回路駆動信号を供給して、サンプリング回路301のTFT302をオン状態とする。これにより、隣接する6つのデータ線35に対して、サンプリング回路301にサンプリングされたデータ信号を順次印加する。即ち、データ線駆動回路101とサンプリング回路301により、配線VID1～VID6から入力された6相にシリアルーパラレル変換されたパラレルな画像信号VID1～VID6は、データ線35に供給される。

【0091】このように、走査信号（ゲート電圧）及びデータ信号（ソース電圧）の両方が印加されたTFT30においては、ソース領域34、半導体層32に形成されたチャネル及びドレイン領域36を介して画素電極11に電圧が印加される。そして、この画素電極11の電圧は、ソース電圧が印加された時間よりも例えば3桁も長い時間だけ蓄積容量（図7参照）により保持される。ここで特に、シールド線80及び82により、配線VID1～VID6は、配線CLX及びCLX'からシールドされているので、クロック信号CLXの周波数が高い場合でも、配線CLX及びCLX'から配線VID1～VID6への高周波のクロックノイズの飛び込みを低減できる。

【0092】以上のように、画素電極11に電圧が印加されると、液晶層50におけるこの画素電極11と共通電極21とに挟まれた部分における液晶の配向状態が変化し、ノーマリーホワイトモードであれば、印加された電圧に応じて入射光がこの液晶部分を通過不可能とされ、ノーマリーブラックモードであれば、印加された電圧に応じて入射光がこの液晶部分を通過可能とされ、全体として液晶装置200からは画像信号に応じたコントラストを持つ光が出射する。

【0093】以上の結果、表示すべき画像の解像度が高く、高周波のシリアルな画像信号VID1～VID6が

22

入力される場合にも、これに対応して周波数が高いクロック信号CLX及びCLX'を用いつつ、高周波のクロックノイズの発生により画質が劣化することは殆ど又は全く無くなり、高品位の画像表示が可能とされる。

【0094】（電子機器）次に、以上詳細に説明した液晶装置200を備えた電子機器の実施の形態について図9から図13を参照して説明する。

【0095】先ず図9に、このように液晶装置200を備えた電子機器の概略構成を示す。

【0096】図9において、電子機器は、表示情報出力源1000、表示情報処理回路1002、駆動回路1004、液晶装置200、クロック発生回路1008並びに電源回路1010を備えて構成されている。表示情報出力源1000は、ROM（Read Only Memory）、RAM（Random Access Memory）、光ディスク装置などのメモリ、テレビ信号を同調して出力する同調回路等を含み、クロック発生回路1008からのクロック信号に基づいて、所定フォーマットの画像信号などの表示情報を表示情報処理回路1002に出力する。表示情報処理回路1002は、増幅・極性反転回路、シリアルーパラレル変換回路、ローテーション回路、ガンマ補正回路、クランプ回路等の周知の各種処理回路を含んで構成されており、クロック信号に基づいて入力された表示情報からデジタル信号を順次生成し、クロック信号CLKと共に駆動回路1004に出力する。駆動回路1004は、液晶装置200を駆動する。電源回路1010は、上述の各回路に所定電源を供給する。尚、液晶装置200を構成するTFTアレイ基板の上に、駆動回路1004を搭載してもよく、これに加えて表示情報処理回路1002を搭載してもよい。

【0097】次に図10から図13に、このように構成された電子機器の具体例を夫々示す。

【0098】図10において、電子機器の一例たる液晶プロジェクタ1100は、上述した駆動回路1004がTFTアレイ基板上に搭載された液晶装置200を含む液晶モジュールを3個用意し、夫々RGB用のライトバルブ200R、200G及び200Bとして用いたプロジェクタとして構成されている。液晶プロジェクタ1100では、メタルハライドランプ等の白色光源のランプユニット1102から投射光が発せられると、3枚のミラー1106及び2枚のダイクロイックミラー1108によって、RGBの3原色に対応する光成分R、G、Bに分けられ、各色に対応するライトバルブ200R、200G及び200Bに夫々導かれる。この際特にB光は、長い光路による光損失を防ぐために、入射レンズ1122、リレーレンズ1123及び出射レンズ1124からなるリレーレンズ系1121を介して導かれる。そして、ライトバルブ200R、200G及び200Bにより夫々変調された3原色に対応する光成分は、ダイクロイックプリズム1112により再度合成された後、投

(13)

23

射レンズ1114を介してスクリーン1120にカラー画像として投射される。

【0099】本実施の形態においては特に、前述のように遮光層をTFTの下側にも設けておけば、当該液晶装置200からの入射光に基づく液晶プロジェクタ内の投射光学系による反射光、入射光が通過する際のTFTアレイ基板の表面からの反射光、他の液晶装置から出射した後にダイクロイックプリズム1112を突き抜けてくる入射光の一部（R光及びG光の一部）等が、戻り光としてTFTアレイ基板の側から入射しても、画素スイッチング用のTFT30等のチャンネルに対する遮光を十分にすることができる。この場合、小型化に適したプリズムを投射光学系に用いても、各液晶装置のTFTアレイ基板とプリズムとの間において、戻り光防止用のAR（Anti Reflection）フィルムを貼り付けたり、偏光板にAR被膜処理を施したりすることが不要となるので、構成を小型且つ簡易化する上で大変有利である。

【0100】図11において、電子機器の他の例たるマルチメディア対応のラップトップ型のパーソナルコンピュータ（PC）1200は、上述した液晶装置200がトッ

ップカバーケース内に備えられており、更にCPU、メモリ、モデム等を収容すると共にキーボード1202が組み込まれた本体1204を備えている。

【0101】図12において、電子機器の他の例たるページャ1300は、金属フレーム1302内に前述の駆動回路1004がTFTアレイ基板上に搭載されて液晶モジュールをなす液晶装置200が、バックライト1306aを含むライトガイド1306、回路基板1308、第1及び第2のシールド板1310及び1312、二つの弾性導電体1314及び1316、並びにフィルムキャリアテープ1318と共に収容されている。この例の場合、前述の表示情報処理回路1002（図9参照）は、回路基板1308に搭載してもよく、液晶装置200のTFTアレイ基板上に搭載してもよい。更に、前述の駆動回路1004を回路基板1308上に搭載することも可能である。

【0102】尚、図12に示す例はページャであるので、回路基板1308等が設けられている。しかしながら、駆動回路1004や更に表示情報処理回路1002を搭載して液晶モジュールをなす液晶装置200の場合には、金属フレーム1302内に液晶装置200を固定したものを液晶装置として、或いはこれに加えてライトガイド1306を組み込んだバックライト式の液晶装置として、生産、販売、使用等することも可能である。

【0103】また図13に示すように、駆動回路1004や表示情報処理回路1002を搭載しない液晶装置200の場合には、駆動回路1004や表示情報処理回路1002を含むIC1324がポリイミドテープ1322上に実装されたTCP（Tape Carrier Package）1320に、TFTアレイ基板1の周辺部に設けられた異

24

方性導電フィルムを介して物理的且つ電氣的に接続して、液晶装置として、生産、販売、使用等することも可能である。

【0104】以上図10から図13を参照して説明した電子機器の他にも、液晶テレビ、ビューファインダ型又はモニタ直視型のビデオテープレコーダ、カーナビゲーション装置、電子手帳、電卓、ワードプロセッサ、エンジニアリング・ワークステーション（EWS）、携帯電話、テレビ電話、POS端末、タッチパネルを備えた装置等などが図9に示した電子機器の例として挙げられる。

【0105】以上説明したように、本実施の形態によれば、高周波のクロックノイズの発生が低減されており、高品位の画像表示が可能な液晶装置200を備えた各種の電子機器を実現できる。

【0106】

【発明の効果】請求項1に記載の電気光学装置によれば、第1基板に配線された定電位の導電線により、画像信号線は、クロック信号線からシールドされているので、クロック信号線から画像信号線への高周波のクロックノイズの飛び込みを低減でき、従って、高解像度の画像を表示するための高周波数の画像信号に応じて高品位の画像表示を行える。

【0107】請求項2に記載の電気光学装置によれば、導電線及び定電位線の配線自体や外部入力端子を共用することにより、構成の簡略化と省スペース化を図ることが出来るので、比較的簡易な構成により高品位の画像表示を行える電気光学装置を実現できる。

【0108】請求項3に記載の電気光学装置によれば、画像信号線を、クロック信号線から2重にシールドする構成により、画像信号やデータ信号中の高周波のクロックノイズの発生をより強力に且つ信頼性高く低減し得る。

【0109】請求項4に記載の電気光学装置によれば、画像信号線とクロック信号線とをデータ線駆動回路に対して反対向きに引き回すことにより、画像信号線への高周波のクロックノイズの飛び込みを更に低減できるので、簡単な構成上の工夫により効率良くシールドの効果を高めることが出来る。

【0110】請求項5に記載の電気光学装置によれば、第1及び第2外部入力端子を、第3外部入力端子を間に介して相互に所定間隔を隔てて配置することにより、画像信号線への高周波のクロックノイズの飛び込みを低減できるので、簡単な構成上の工夫により効率良くシールドの効果を高めることが出来る。

【0111】請求項6に記載の電気光学装置によれば、画像表示領域及び複数のデータ線をクロック信号線からシールドできるので、データ線上のデータ信号等における、高周波のクロックノイズの発生を低減でき、より高品位の画像表示が可能となる。

(14)

25

【0112】請求項7に記載の電気光学装置によれば、導電線は基板の額縁下に設けられているので、基板上のスペースの有効利用を図ることができる。

【0113】請求項8及び9に記載の電気光学装置によれば、比較的簡易な製造工程により、シールド効果の高い導電線を形成することができ、低コストで高品位の画像表示が可能な電気光学装置を実現できる。

【0114】請求項10に記載の電気光学装置によれば、容量線の電位変動によるスイッチング素子や画素電極への悪影響を防止しつつ、容量線を定電位とするための定電位線や外部入力端子を他の配線や端子で兼用できるので、比較的簡易な構成により高品位の画像表示が可能となる。

【0115】請求項11に記載の電子機器によれば、高周波のクロックノイズが低減されており、高品位の画像表示が可能な、液晶プロジェクタ、パーソナルコンピュータ、ページャ等の様々な電子機器を実現可能となる。

【図面の簡単な説明】

【図1】 液晶装置の実施の形態においてTFTアレイ基板上に形成された各種配線、周辺回路等の概略平面図である。

【図2】 図1の2次元レイアウトをより詳細に示す概略平面図である。

【図3】 図1のTFTアレイ基板上のA-A'線に沿った断面図である。

【図4】 図1のTFTアレイ基板上に形成された画素電極、走査線、データ等の画像表示領域端部における拡大平面図である。

【図5】 図1の液晶装置の全体構成を示す平面図である。

【図6】 図1の液晶装置の全体構成を示す断面図である。

【図7】 図1の液晶装置の画像表示領域に設けられた画素スイッチング用TFTの断面図である。

【図8】 図1の液晶装置の額縁領域に設けられたシールド線部分における断面図である。

【図9】 本発明による電子機器の実施の形態の概略構成を示すブロック図である。

26

【図10】 電子機器の一例としての液晶プロジェクタを示す断面図である。

【図11】 電子機器の他の例としてのパーソナルコンピュータを示す正面図である。

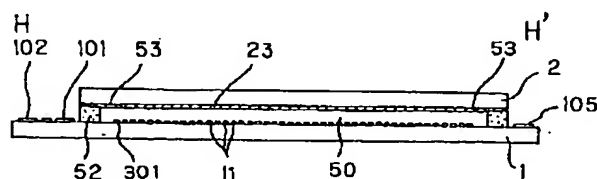
【図12】 電子機器の一例としてのページャを示す分解斜視図である。

【図13】 電子機器の一例としてのTCPを用いた液晶装置を示す斜視図である。

【符号の説明】

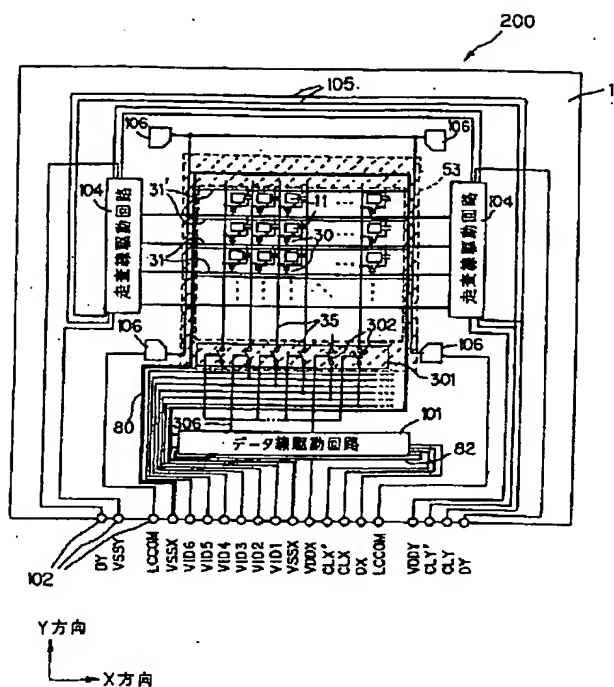
- 10 1…TFTアレイ基板
- 2…対向基板
- 11…画素電極
- 12…配向膜
- 21…共通電極
- 22…配向膜
- 23…遮光膜
- 30…TFT
- 31…走査線（ゲート電極）
- 32…半導体層
- 20 33…ゲート絶縁層
- 34…ソース領域
- 35…データ線
- 36…ドレイン領域
- 37、38…コンタクトホール
- 42…第1層間絶縁層
- 43…第2層間絶縁層
- 50…液晶層
- 52…シール材
- 53…額縁
- 30 70…蓄積容量
- 80、82…シールド線（定電位線）
- 101…データ線駆動回路
- 102…外部入力端子
- 104…走査線駆動回路
- 200…液晶装置
- 301…サンプリング回路
- 302…TFT

【図6】

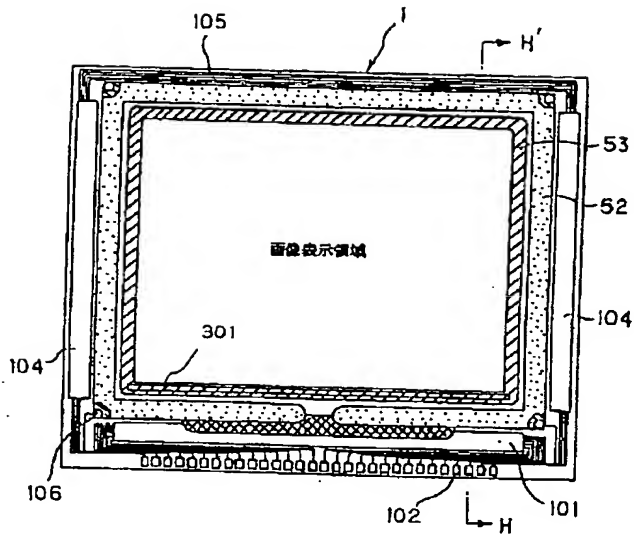


(15)

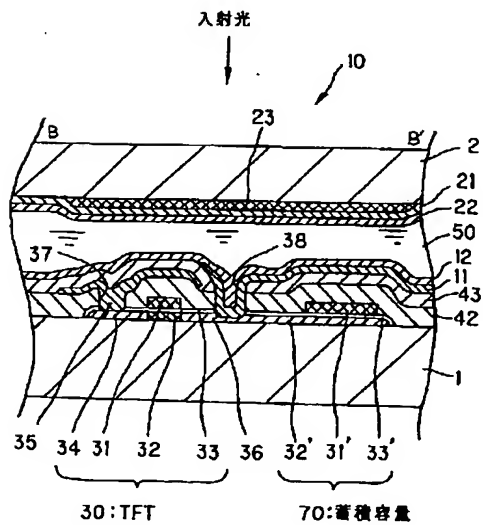
【図1】



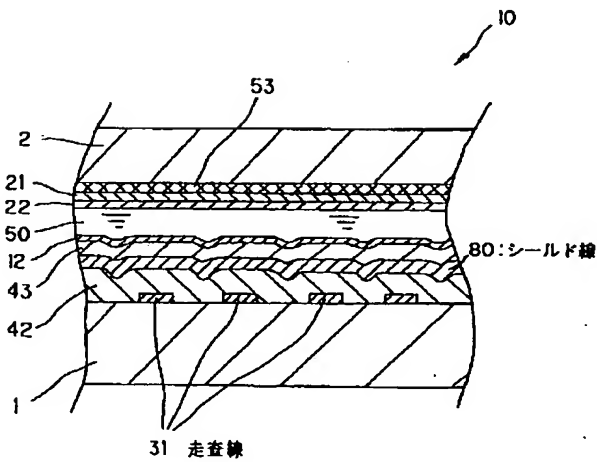
【図5】



【図7】

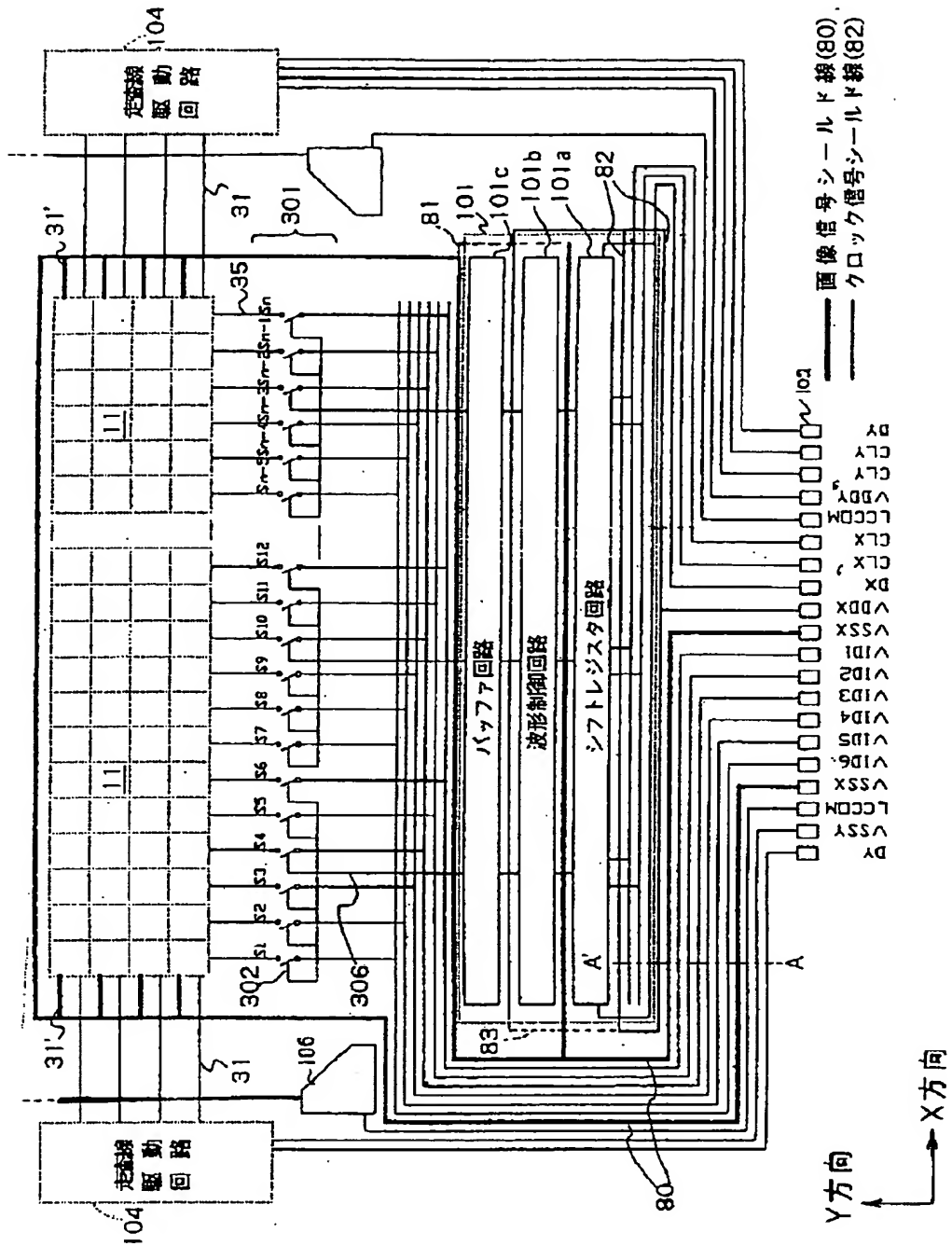


【図8】



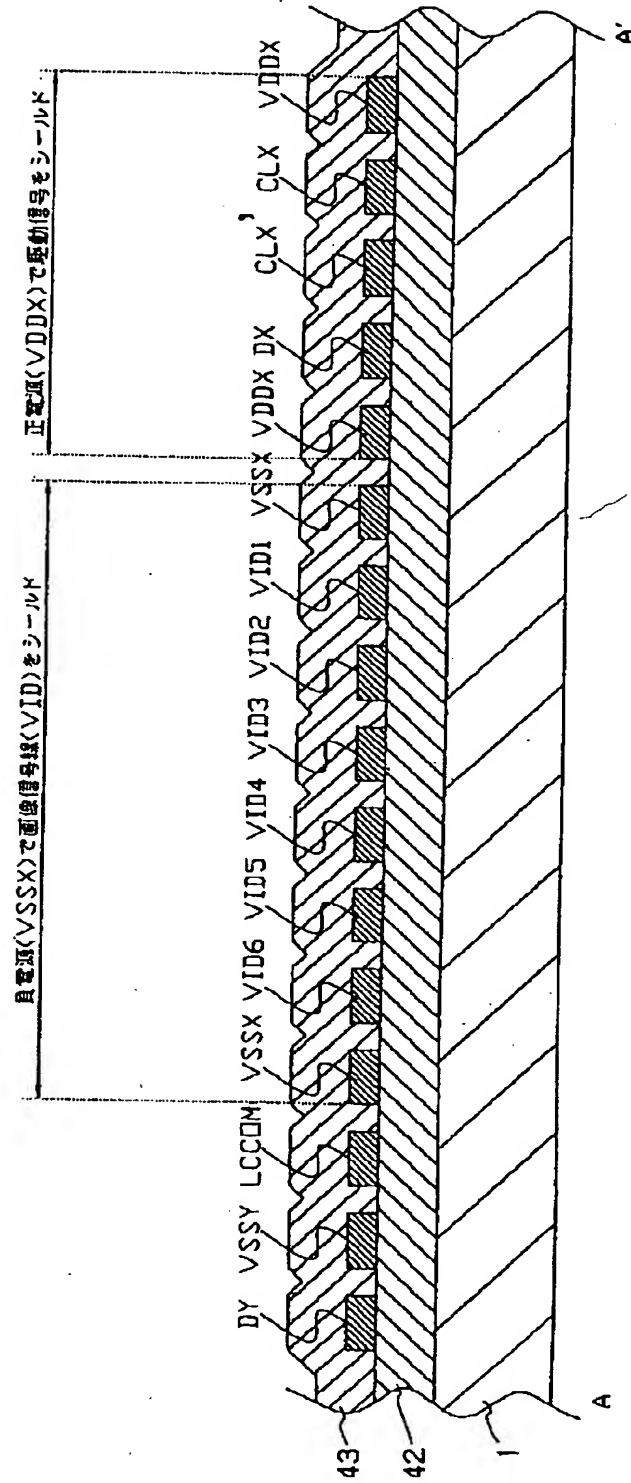
(16)

【図 2】



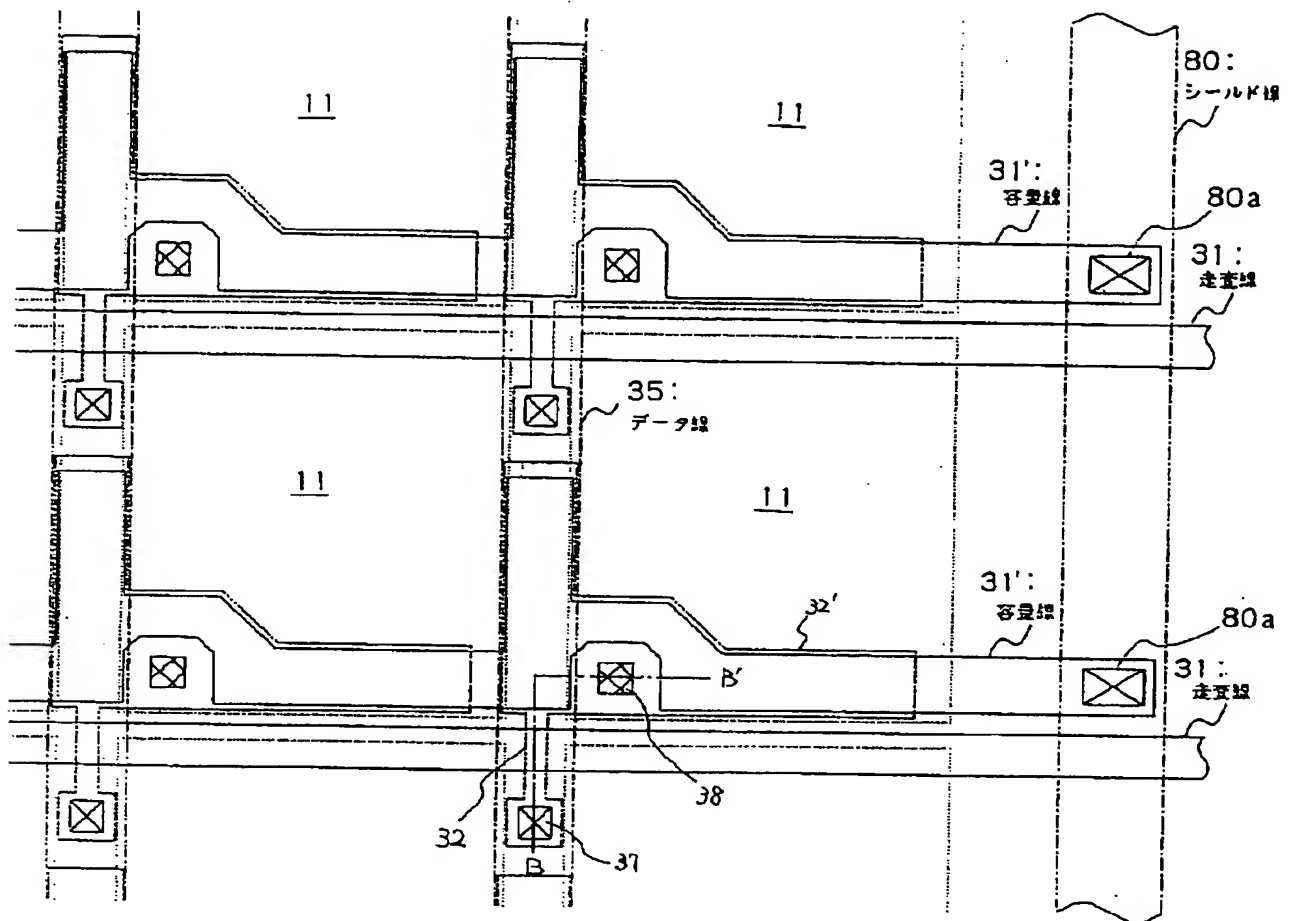
(17)

【図3】

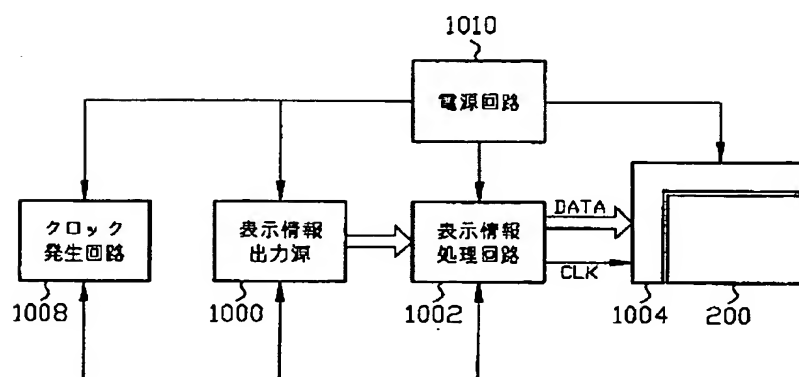


(18)

【図 4】

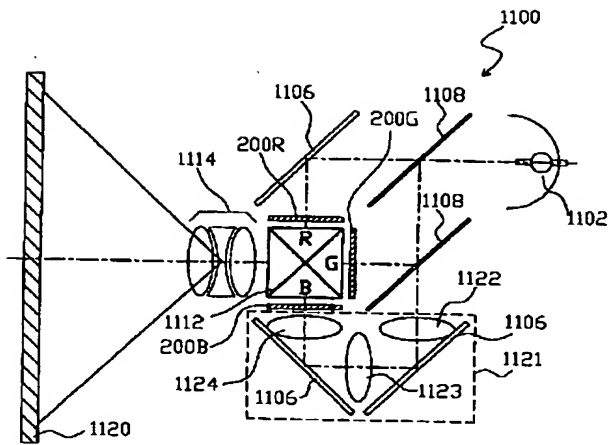


【図 9】

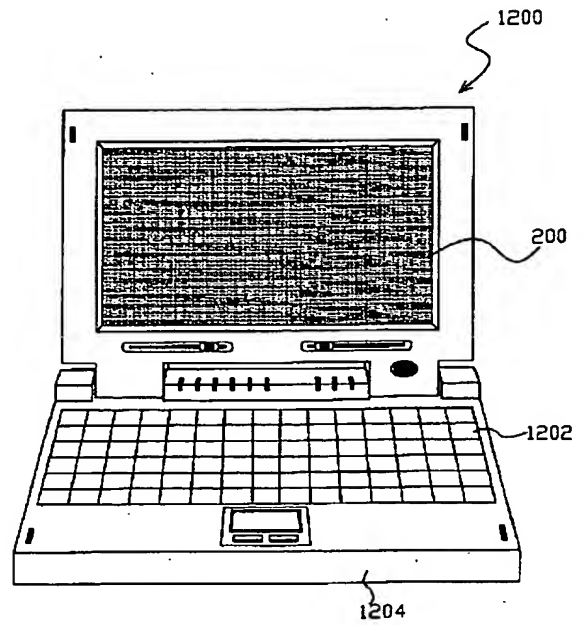


(19)

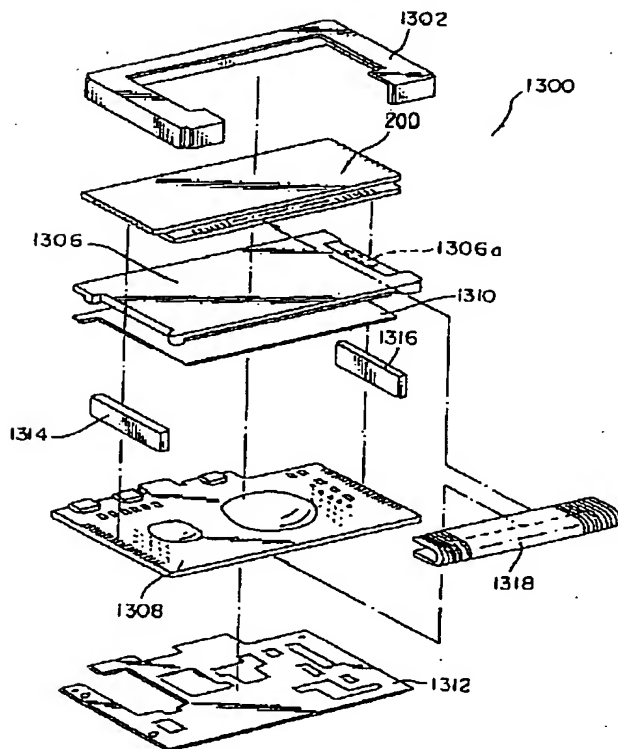
【図10】



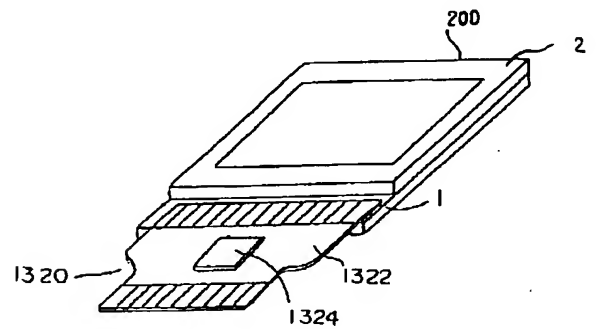
【図11】



【図12】



【図13】



* NOTICES *

Japan Patent Office is not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. **** shows the word which can not be translated.
3. In the drawings, any words are not translated.

DETAILED DESCRIPTION

[Detailed Description of the Invention]

[0001]

[Field of the Invention] This invention belongs to the technical field of the electronic equipment using the electro-optic device of a active-matrix drive method and this by thin film transistor (TFT is called suitably below) drive, and belongs to the technical field of the electro-optic device of the format of driving the data line by the RF based on a clock signal by the data-line drive circuit especially prepared on the TFT array substrate, and the electronic equipment using this.

[0002]

[Description of the Prior Art] Conventionally, in electro-optic devices, such as liquid crystal equipment of the active-matrix drive method by TFT drive, many pixel electrodes are prepared on the TFT array substrate at many the scanning lines and the data-line lists which were arranged in all directions, respectively corresponding to each of these intersections. And in addition to these, a data signal supply means to supply a data signal to the data line including a data-line drive circuit, a sampling circuit, etc., and a scan signal supply means to supply a scan signal to the scanning line including a scanning-line drive circuit etc. may be established on such a TFT array substrate.

[0003] In this case, the data-line side reference clock used as the criteria of the supply timing of a data signal, the picture signal which supports the contents of the image which should be displayed and serves as a radical of a data signal, forward, a negative constant potential power source, etc. are supplied to a data signal supply means through the external input terminal and wiring which were prepared in the TFT array substrate, respectively. On the other hand, forward [used as the criteria of the supply timing of a scan signal / the scanning-line side reference clock and forward], a negative constant potential power source, etc. are supplied to a scan signal supply means through the external input terminal and wiring which were too prepared in the TFT array substrate. And in a scan signal supply means, a scan signal is supplied to the scanning line to the timing based on a scanning-line side reference clock, for example by the scanning-line drive circuit line sequential. A data-line drive circuit carries out the sequential drive of the sampling circuit which samples the picture signal inputted in the data signal supply means corresponding to this, for example to the timing based on a data-line side reference clock, and a data signal is supplied to the data line from a sampling circuit. These results, each TFT by which gate connection was made is made into switch-on at the scanning line according to supply of a scan signal, a data signal is supplied to a pixel electrode through the TFT concerned, and image display in each pixel is performed.

[0004] With the liquid crystal equipment for liquid crystal projectors, a picture signal with a serial, very high frequency is increasingly inputted recent years especially with high-resolution-izing of a display image. That it should correspond to this, the frequency of the data-line side reference clock supplied to especially a data signal supply means is also very high, and it is carried out.

[0005]

[Problem(s) to be Solved by the Invention] However, under the request of high-definition-izing of a display image in recent years, generating of the clock noise of a RF by making the frequency of a

reference clock high in this way cannot ignore now.

[0006] That is, in the configuration which supplies the conventional data-line side reference clock with a comparatively low frequency to a data-line drive circuit, for example, and drives a sampling circuit, by having raised the frequency of a clock signal as it was, the clock noise of high frequency will occur in the data signal outputted from the inside of the picture signal inputted into a sampling circuit, or a sampling circuit, and the data signal which should be supplied at the data line will deteriorate. Thus, in having received supply of the data signal which deteriorated, there is a trouble displayed with each pixel electrode of carrying out image mist beam degradation.

[0007] This invention is made in view of an above-mentioned trouble, and generating of the clock noise of the RF in the data signal generated based on the inside of the inputted picture signal or this can be reduced, and let it be a technical problem to offer electronic equipment equipped with the electro-optic device which can perform high-definition image display, and the electro-optic device concerned.

[0008]

[Means for Solving the Problem] Two or more scanning lines [top / substrate] in order that an electro-optic device according to claim 1 may solve the above-mentioned technical problem, Two or more data lines which intersect said two or more scanning lines, and two or more switching elements connected to two or more of said scanning lines and data lines, Two or more pixel electrodes connected to said two or more switching elements, and a data signal supply means to supply the data signal corresponding to a picture signal to said two or more data lines based on a clock signal, The picture signal line which supplies said picture signal inputted from the 1st external input terminal to said data signal supply means, It is characterized by having the clock signal line which supplies said clock signal inputted from the 2nd external input terminal to said data signal supply means, and the electric conduction line of the constant potential which shields said picture signal line electrically from said clock signal line.

[0009] According to the electro-optic device according to claim 1, the picture signal inputted from the 1st external input terminal is supplied to a data signal supply means through the picture signal line wired by the substrate. In parallel to this, the clock signal inputted from the 2nd external input terminal is supplied to a data signal supply means through the clock signal line wired by the substrate. Then, based on a clock signal, the data signal corresponding to a picture signal is supplied to two or more data lines by the data signal supply means which was formed in the substrate, for example, is constituted including a data-line drive circuit, a sampling circuit, etc. The picture signal line is electrically shielded from the clock signal line by the electric conduction line of the constant potential wired by the substrate especially here. Therefore, even when the frequency of a clock signal is high, the diving of the clock noise of the RF from a clock signal line to a picture signal line can be reduced.

[0010] A scan signal is supplied to a switching element through the scanning line by the scan signal supply means including the scanning-line drive circuit which was formed in the substrate or was connected to the substrate on the other hand. The electrical potential difference impressed to a pixel electrode by the data signal which the data signal corresponding to the picture signal with which the clock noise of high frequency was reduced as mentioned above is supplied to a switching element through the data line in parallel to this, and is further supplied through a switching element changes, and the liquid crystal which counters the pixel electrode concerned drives. image quality deteriorates according to generating of the clock noise of a RF, using [the resolution of the image which should be displayed is high the above result, and] a clock signal with a high frequency corresponding to this, also when the serial picture signal of a RF is inputted -- most -- or it is completely lost and high-definition image display is made possible.

[0011] An electro-optic device according to claim 2 is characterized by said electric conduction line containing the part which consisted of constant potential lines which supply the power source of constant potential to said data signal supply means in an electro-optic device according to claim 1.

[0012] Since the part which consisted of constant potential lines by which an electric conduction line supplies the power source of constant potential to said data signal supply means according to the electro-optic device according to claim 2 is included, in other words, it also becomes very easy by sharing an external input terminal and the wiring itself to be able to attain simplification and space-saving-izing of

a configuration, especially to make an electric conduction line into constant potential by installing a constant potential line and considering as an electric conduction line.

[0013] An electro-optic device according to claim 3 is set to an electro-optic device according to claim 2. Said constant potential line difference -- the 1st and 2nd laws which supply the power source of constant potential to said data signal supply means -- from a potential line -- becoming -- this -- the amount of [which consisted of potential lines the 1st law] said electric conduction line part Said picture signal line is surrounded on said substrate, and a part for said said electric conduction line part which consisted of potential lines the 2nd law is characterized by surrounding said clock signal line on said substrate.

[0014] According to the electro-optic device according to claim 3, the picture signal line is surrounded by the amount of [by which potential lines were consisted of the 1st law in order to supply the negative supply of for example, touch-down potential] electric conduction line part on the substrate. The clock signal line is surrounded by the amount of [by which potential lines were consisted of the 2nd law in order to supply a positive supply] electric conduction line part on the substrate. Therefore, the configuration from which the picture signal line was shielded [line / clock signal] by the duplex on the substrate is obtained.

[0015] The electro-optic device according to claim 4 is equipped with the sampling circuit where said data signal supply means samples said picture signal, and the data-line drive circuit which drives this sampling circuit based on said clock signal in response to the current supply from said constant potential line in the electro-optic device according to claim 2 or 3, and said picture signal line and said clock signal line are characterized by taking about from an opposite direction to said data-line drive circuit on said substrate.

[0016] According to the electro-optic device according to claim 4, a picture signal is sampled by the sampling circuit in a scan signal supply means. And the picture signal with which the sampling circuit drove and was sampled by the data-line drive circuit which receives the current supply from a constant potential line based on the clock signal is supplied to the data line as a data signal. Especially, although the picture signal line and the clock signal line are taken about from the opposite direction to the data-line drive circuit on the substrate, since an electromagnetic wave generally decreases according to mediation of distance and an obstruction, the electromagnetic wave impressed to a picture signal line decreases here according to existence of a data-line drive circuit from a clock signal line, corresponding to the distance between both signal lines. Therefore, even when the frequency of a clock signal is high, the diving of the clock noise of the RF from a clock signal line to a picture signal line can be reduced further.

[0017] In an electro-optic device given in any 1 term of claims 2-4, in the periphery of said substrate, said 1st and 2nd external input terminal separates predetermined spacing mutually, and is arranged, and an electro-optic device according to claim 5 is characterized by arranging the 3rd external input terminal for inputting the power source of said constant potential into said constant potential line between said 1st and 2nd external input terminals.

[0018] According to the electro-optic device according to claim 5, in between, the 1st and 2nd external input terminal separates predetermined spacing mutually, is arranged in the periphery of a substrate, through the 3rd external input terminal, mutually, and is preferably detached and arranged as much as possible mutually in the field which can form an external input terminal in the periphery of a substrate. As compared with the case where followed, for example, contiguity arrangement of a picture signal line and the clock signal line is carried out, the diving of the clock noise of the RF from a clock signal line to a picture signal line can be reduced.

[0019] An electro-optic device according to claim 6 is installing [so that the image display field and said two or more data lines which are specified with said two or more pixel electrodes might be surrounded on said substrate] characterized by said electric conduction line in an electro-optic device given in any 1 term of claims 1-5.

[0020] According to the electro-optic device according to claim 6, by the electric conduction line, since an image display field and two or more data lines are surrounded on the substrate, an image display field

and two or more data lines concerned will also be shielded from a clock signal line. Therefore, generating of the clock noise of a RF in the data signal outputted from the data signal supply means, the data signal which reached the switching element and the pixel electrode can be reduced.

[0021] An electro-optic device according to claim 7 is set to an electro-optic device according to claim 6. It has further the frame of the protection-from-light nature which countered said substrate, and it came to prepare an opposite substrate, and was formed at least in one side among said substrate and said opposite substrate along with the profile of said image display field. It is characterized by said electric conduction line containing the part prepared in said substrate along with said frame in the location which counters said frame.

[0022] since the electric conduction line is formed in the bottom of the frame of a substrate according to the electro-optic device according to claim 7, space-saving-ization on a TFT array substrate is attained, for example, can form a scanning-line drive circuit and a data-line drive circuit in the circumference part of the 1st substrate with allowances, and the display area in an electro-optic device also decreases by electric conduction line formation -- most -- or there is completely nothing.

[0023] An electro-optic device according to claim 8 is characterized by forming said electric conduction line and said data line from the same low resistance metallic material in an electro-optic device given in any 1 term of claims 1-7.

[0024] According to the electro-optic device according to claim 8, since the electric conduction line is formed from the same low resistance metallic material as the data lines, such as aluminum (aluminum), even if the leading-about field of an electric conduction line is long, resistance of an electric conduction line will be suppressed low practically enough. That is, since it becomes possible to wire the large field which sewed clearances, such as other wiring and a circuit, for example, wired zigzag for a long time, or included the electric conduction line in it to the image display field etc. for a long time in an electric conduction line, without lowering the effectiveness of shielding by the increment in resistance, a comparatively easy configuration can raise the effectiveness of the shielding concerned more as a whole. Furthermore, in the manufacture process of the electro-optic device concerned, an electric conduction line and the data line can be formed according to the same process from the same low resistance metallic material. That is, the increment in the manufacture process by forming an electric conduction line can be suppressed to minimum.

[0025] An electro-optic device according to claim 9 is characterized by said picture signal line and a clock signal line consisting of same low resistance metal layers formed on the same flat surface parallel to said 1st substrate at said electric conduction line part part list which intervenes between said picture signal line and a clock signal line in an electro-optic device given in any 1 term of claims 1-8.

[0026] According to the electro-optic device according to claim 9, since a part for the electric conduction line part which intervenes between a picture signal line and a clock signal line is formed on the picture signal line, the clock signal line, and the same flat surface parallel to a substrate, the effectiveness of shielding is demonstrated more efficiently. Here, the same flat-surface top means that you may wire these on the layer insulation layer formed on the semi-conductor layer of switching elements, such as an insulating-layer top used as the substrate which could wire these directly on the substrate or was formed on the substrate, and TFT. Furthermore, in the manufacture process of the electro-optic device concerned, since an electric conduction line, a picture signal line, and a clock signal line can be collectively formed from a low resistance metal layer for example, with same aluminum layer etc., the increment in the manufacture process by forming an electric conduction line can be suppressed to minimum.

[0027] The electro-optic device according to claim 10 equips said pixel electrode with the capacity line which gives the capacity of the specified quantity further in the electro-optic device given in any 1 term of claims 1-9, and it is characterized by connecting this capacity line to said electric conduction line.

[0028] According to the electro-optic device according to claim 10, since the capacity of the specified quantity is given to the pixel electrode by the capacity line, even if duty ratio is small, a high definition display is enabled. And the capacity line is connected to the electric conduction line. Therefore, the bad influence to the switching element and pixel electrode by potential fluctuation of a capacity line is

prevented. And wiring for making a capacity line into constant potential can be made to serve a double purpose by the electric conduction line, and an external input terminal still more nearly required in order to make a capacity line into constant potential can also be made to serve a double purpose with the above-mentioned 3rd external input terminal or the external input terminal only for electric conduction lines.

[0029] The frame of the protection-from-light nature which the electro-optic device according to claim 11 countered said substrate, and the opposite substrate was formed, and was formed at least in one side among said substrate and said opposite substrate along with the profile of said image display field, Said pixel electrode is further equipped with the capacity line which gives capacity, and said electric conduction line is characterized by connecting said capacity line to said electric conduction line in said location which counters while it is installed in the location which counters said frame.

[0030] since opposite arrangement of the electric conduction line is carried out at the frame of a substrate according to the electro-optic device according to claim 11, space-saving-ization on a TFT array substrate is attained, for example, can form a scanning-line drive circuit and a data-line drive circuit in the circumference part of the 1st substrate with allowances, and the display area in an electro-optic device also decreases by electric conduction line formation -- most -- or there is completely nothing. Moreover, since the capacity line is connected to the electric conduction line, the bad influence to the switching element and pixel electrode by potential fluctuation of a capacity line is prevented. And wiring for making a capacity line into constant potential can be made to serve a double purpose by the electric conduction line, and an external input terminal still more nearly required in order to make a capacity line into constant potential can also be made to serve a double purpose with the above-mentioned 3rd external input terminal or the external input terminal only for electric conduction lines. Moreover, the connection between an electric conduction line and a capacity line can use a tooth space effectively for a frame, without decreasing a TFT substrate top display area, since opposite arrangement is carried out.

[0031] Electronic equipment according to claim 12 is characterized by equipping claims 1-10 with the electro-optic device of a publication.

[0032] According to electronic equipment according to claim 12, it has the electro-optic device of the invention in this application mentioned above, the clock noise of a RF is reduced, and the high-definition image display of electronic equipment becomes possible.

[0033] Such an operation and other gains of this invention are made clear from the gestalt of the operation explained below.

[0034]

[Embodiment of the Invention] Hereafter, the gestalt of operation of this invention is explained based on a drawing. In addition, this operation gestalt explains, using liquid crystal equipment as an example of an electro-optic device.

[0035] (Configuration of liquid crystal equipment) The configuration of the gestalt of operation of liquid crystal equipment is explained based on drawing 6 from drawing 1. Drawing 1 is the top view showing the configuration of a various wiring, a circumference circuit, etc. which were prepared on the TFT array substrate in the gestalt of operation of liquid crystal equipment. Drawing 2 It is the top view showing the more detailed two-dimensional layout of drawing 1. Drawing 3 It is the A-A' sectional view of drawing 2 showing wiring of a picture signal line, a clock signal line, etc. drawing 4 It is the expansion top view of the pixel part of drawing 1, drawing 5 is the top view which looked at the TFT array substrate from the opposite substrate side with each component formed on it, and drawing 6 is a H-H' sectional view of drawing 5 shown including an opposite substrate.

[0036] Liquid crystal equipment 200 is equipped with the TFT array substrate 1 which consists of a quartz substrate, hard glass, etc. in drawing 1. Two or more pixel electrodes 11 prepared in the shape of a matrix on the TFT array substrate 1, The data line 35 which two or more arrays are carried out in the direction of X, and is extended along the direction of Y, respectively, The scanning line 31 which two or more arrays are carried out in the direction of Y, and is extended along the direction of X, respectively, While intervening between each data line 35 and the pixel electrode 11, respectively, two or more

TFT30 as an example of the switching element which controls the switch-on and the non-switch-on between these according to the scan signal supplied through the scanning line 31, respectively, respectively is formed. Moreover, on the TFT array substrate 1, capacity line 31' (storage capacitance electrode) which is wiring for the below-mentioned storage capacitance (refer to drawing 6) is formed in parallel with the scanning line 31.

[0037] On the TFT array substrate 1, the sampling circuit 301 and the data-line drive circuit 101 which constitute an example of a data signal supply means, and the scanning-line drive circuit 104 are formed further. moreover, to the surface of the image display field (namely, field of the liquid crystal equipment with which an image is actually displayed by the orientation change of state of liquid crystal) specified with two or more pixel electrodes 11 Two or more wiring 105 for connecting between the scanning-line drive circuits 104 established in the both sides of an image display field is formed, and the vertical flow terminal 106 for taking an electric flow between the TFT array substrate 1 and an opposite substrate is formed in the four corners of an image display field. The signal name inputted through the external input terminal 102 prepared along the lower side of the TFT array substrate 1 in explanation of drawing 3 and its signal wiring are made into what (for example, the signal wiring is called "Wiring CLX" to the "clock signal CLX" which is a signal name) the alphabet notation same for easy-izing of explanation is added, respectively, and is referred to for after a signal and wiring from drawing 1 below. [two or more]

[0038] The scanning-line drive circuit 104 starts a built-in shift register circuit by the input of the start signal DY for scanning-line drive circuits, using the negative supply VSSY and positive supply VDDY for scanning-line drive circuits which are supplied to external input terminal 102 list through Wiring VSSY and VDDY from an external control circuit as a power source. and -- an external input -- a terminal -- 102 -- a list -- wiring -- CLY -- and -- CLY -- ' -- minding -- supplying -- having -- the scanning line -- a drive -- a circuit -- ** -- a reference clock -- a signal -- CLY -- and -- the -- reversal -- a clock signal -- CLY -- ' -- being based -- predetermined -- timing -- the scanning line 31 -- a scan signal -- a pulse ---like -- line sequential -- impressing .

[0039] The data-line drive circuit 101 starts a built-in shift register circuit by the input of start signal DX for data-line drive circuits, using the negative supply VSSX and positive supply VDDX for data-line drive circuits which are supplied to external input terminal 102 list through signal wiring VSSX and VDDX from an external control circuit as a power source. and the reference clock signal CLX for data-line drive circuits supplied to external input terminal 102 list through Wiring CLX and CLX' and its reversal clock signal CLX -- ' -- being based -- It doubles with the timing to which the scanning-line drive circuit 104 impresses a scan signal. About picture signal [which is supplied through the external input terminal 102 and wiring VID1-VID6 / by which serial-parallel conversion was carried out] VID1 - VID6 each, for example to six phases A sampling circuit driving signal is minded every data line 35, the sampling circuit drive signal line 306 is minded [301], and it supplies to predetermined timing.

[0040] The sampling circuit 301 is equipped with TFT302 every data line 35, wiring VID1-VID6 is connected to the source electrode of TFT302, and the sampling circuit drive signal line 306 is connected to the gate electrode of TFT302. And an input of picture signals VID1-VID6 samples these picture signals. Moreover, if a sampling circuit driving signal is inputted from the data-line drive circuit 101 through the sampling circuit drive signal line 306, sequential impression of the picture signal sampled about picture signal VID1 - VID6 each will be carried out for every group who consists of the six adjoining data lines 35. As mentioned above, the data-line drive circuit 101 and the sampling circuit 301 are constituted so that the picture signals VID1-VID6 by which serial-parallel conversion was carried out may be supplied to six phases as a data signal at the data line 35. Although the gestalt of this operation described the method which chooses as coincidence the sampling circuit 301 connected to the six adjoining data lines 35, and consists of the six data lines 35 and which carries out the sequential transfer for every group, the data line 35 may be chosen for [every] and adjoining 2, 3, --, 5, or 7 or more may be chosen as coincidence. Moreover, as long as the write-in property of TFT302 which constitutes not only six phases but the sampling circuit 301 of the number of serial-parallel conversion of the picture signal supplied to the data line 35 is good, five or less phases are sufficient as it, and as long as the frequency of a picture signal is high, it may be increased to seven or more phases. Under the

present circumstances, it cannot be overemphasized that the external input terminal 102 and picture signal line for picture signals only of the number of serial-parallel conversion of a picture signal are the need at least.

[0041] As shown in drawing 2, if start signal DX is inputted, after the data-line drive circuit 101 shapes in waveform and buffers the transfer signal from shift-register-circuit 101a which starts sequential generation of the reference clock signal CLX and the transfer signal based on the reversal clock signal CLK', and shift-register-circuit 101a, it is equipped with wave control circuit 101b and buffer circuit 101c which are supplied to a sampling circuit 301 through the sampling circuit drive signal line 306. Moreover, corresponding to the picture signals VID1-VID6 with which serial-parallel conversion of the sampling circuit 301 was carried out at six phases, six TFT(s)302 are connected at a time to each sampling circuit drive signal line 306 at parallel. That is, the switches S1-S6 which consist of TFT(s)302 are connected to 1 Motome's sampling circuit drive signal line 306 from the left, switches S7-S12 are connected to 2 Motome's sampling circuit drive signal line 306 from the left, and switch Sn-5 - Sn are connected to the right end sampling circuit drive signal line 306.

[0042] Especially with the gestalt of this operation, as shown in drawing 1 and drawing 2, the shielding wire 82 of the constant potential which served as the electric conduction line (shielding wire is called hereafter) 80 of the constant potential which served as the wiring VSSX for negative supplies VSSX, and the wiring VDDX for positive supplies VDDX to the TFT array substrate 1 is wired. By such shielding wire 80 and 82, wiring VID1-VID6 is electrically shielded from Wiring CLX and CLK'. Therefore, even when the frequency of a clock signal CLX is high, the diving of the clock noise of the RF to Wiring CLX and the wiring VID1-VID6 from CLK' can be reduced.

[0043] In addition, the frequency of the clock signal CLY (and the reversal clock signal CLY') for a scanning-line drive is far low compared with the frequency of the above-mentioned clock signal CLX (and the reversal clock signal CLK') for a data-line drive. Therefore, about a clock signal CLY and CLY', it is rare for the clock noise of a RF to pose a problem. However, in the gestalt of this operation, as shown in drawing 1 and drawing 2, wiring VID1-VID6 is wired also from Wiring CLY and CLY', by shielding wire 80 and 82, so that it may shield. That is, along the bottom of the frame 53 of the protection-from-light nature prepared in the opposite substrate 2, the shielding wire 80 which was installed from the external input terminal 102 and served as the negative supply VSSX of the data-line drive circuit 101 is wired so that an image display field may be surrounded. Therefore, not only the wiring VID1-VID6 for picture signals but the diving of the noise from the circumference circuit to the data line 35 with which a data signal is written in through TFT302 of a sampling circuit 301 can be reduced.

[0044] Especially, with the gestalt of this operation, by installing Wiring VSSX and VDDX, respectively and considering as shielding wire 80 and 82, it becomes possible to share an external input terminal and wiring, and simplification and space-saving-izing of an equipment configuration can be attained. Moreover, potential of shielding wire 80 and 82 is easily made constant potential by common use-ization with a constant potential line in this way. However, you may wire wiring for power sources, and shielding wire separately.

[0045] Moreover, as long as the supply voltage for driving the data-line drive circuit 101 and the scanning-line drive circuit 104 is mutually the same, VSSX and VSSY which are the potential (negative potential) of VDDX which is the potential (forward potential) of a positive supply and VDDY, and a negative supply may be made to share, respectively. If such a configuration is taken, since wiring installed from an external input terminal and it is reducible, it is advantageous.

[0046] With the gestalt of this operation, as shown in drawing 2, two external input terminals 102 into which a negative supply VSSX is inputted are formed, and the-two wiring VSSX is formed corresponding to this. And wiring VID1-VID6 is surrounded on the TFT array substrate 1 by the shielding wire 80 made into the potential (negative potential) of a negative supply VSSX. Especially the shielding wire 80 formed from metal layers, such as the same aluminum as the data line 35, also between shift-register-circuit 101a and wave control circuit 101b is installed. And through the shielding-wire connection 81 which metal layers, such as aluminum, set caudad through the insulating layer

between the 1st layer like the after-mentioned, for example, was formed from conductive layers, such as the same polish recon as the scanning line 31, as the point of the installed shielding wire 80 surrounds wave control circuit 101b and buffer circuit 101c, it is connected to shielding wire 80.

[0047] On the other hand, as shown in drawing 2, Wiring CLX and CLX' are surrounded on the TFT array substrate 1 in the part which adjoins the data-line drive circuit 101 by the shielding wire 82 made into the potential (forward potential) of a positive supply VDDX. Especially the shielding wire 82 formed from metal layers, such as the same aluminum as the data line 35, also between wave control circuit 101b and buffer circuit 101c is installed, and as the point surrounds wave control circuit 101b and shift-register-circuit 101a through the shielding-wire connection 83 formed from conductive layers, such as the same polish recon as the scanning line 31, it is connected to shielding wire 82.

[0048] Therefore, the configuration shielded by the duplex is taken from Wiring CLX and CLX' on the TFT array substrate 1, and let wiring VID1-VID6 be what has dependability high [shielding to wave control circuit 101b and buffer circuit 101c] at the shift-register-circuit 101a list. However, if it constitutes as intervened in shielding wire 80 or at least one 82 between Wiring CLX, and CLX' and wiring VID1-VID6 even if it does not take the configuration surrounded in this way, the effectiveness of shielding will be acquired somewhat.

[0049] With the gestalt of this operation, as shown in drawing 1 and drawing 2, wiring VID1-VID6, Wiring CLX, and CLX' are taken about by the opposite sense along the direction of X on the TFT array substrate 1 (namely, the former a clockwise rotation, latter is counter clockwise). Therefore, since the electromagnetic wave which transmits between these wiring according to mediation of the data-line drive circuit 101 among these wiring decreases since the distance during these wiring becomes large as a whole and, even when the frequency of a clock signal CLX and CLX' is high, the diving of the clock noise of the RF to Wiring CLX and the wiring VID1-VID6 from CLX' can be reduced further.

Moreover, even if, as for leading about of Wiring CLX, and CLX' and wiring VID1-VID6, the direction interchanges, it is satisfactory in any way. That is, Wiring CLX and CLX' may be shielded by the negative supply VSSX, and wiring VID1-VID6 may be shielded by the positive supply VDDX.

However, if it constitutes as intervened in shielding wire 80 or at least one 82 between Wiring CLX, and CLX' and wiring VID1-VID6 even if it does not take the configuration taken about to an opposite direction in this way, the effectiveness of shielding will be acquired somewhat.

[0050] With the gestalt of this operation, in between, through three external input terminals 102 for the object for negative supply VSSX, the object for positive supply VDDX, and start signal DX, a clock signal CLX and the external input terminal 102 for CLX', and the external input terminal 102 a picture signal VID1 - for VID6 separate predetermined spacing mutually, and are arranged mutually. And in the periphery of the TFT array substrate 1, in the field which can form the external input terminal 102, the external input terminal 102 of a clock signal CLX and the external input terminal 102 for CLX', and the for a picture signal VID1 - for VID6 as possible detaches mutually, and is arranged, and the external input terminal 102 more than a piece is preferably arranged among both at least. Thus, if constituted, as compared with the case where contiguity arrangement of a picture signal line and the clock signal line is carried out, for example, the diving of the clock noise of the RF to wiring for picture signals from wiring for clocks can be reduced.

[0051] With the gestalt of this operation, as shown in drawing 1 and drawing 2, an image display field and two or more data lines 35 are surrounded on the TFT array substrate 1 by shielding wire 80. For this reason, an image display field and two or more data lines 35 concerned are also shielded from Wiring CLX and CLX'. Therefore, generating of the clock noise of a RF in the sampling circuit driving signal outputted from the data-line drive circuit 101, the data signal which reached TFT30 and the pixel electrode 11 can be reduced. However, if it constitutes so that the wiring VID1-VID6 until it reaches a sampling circuit 301 may be shielded by shielding wire 80 or 82 even if it does not take the configuration surrounded to an image display field in this way, the effectiveness of shielding will be acquired somewhat.

[0052] It is formed from the various wiring DY connected to the external input terminal 102 which contains shielding wire 80 and 82 in drawing 3 as shown in a sectional view, VSSY, --, the low

resistance [with same VDDX] metallic material as the data lines 35, such as aluminum (aluminum). Therefore, even if the leading-about field of shielding wire 80 and 82 is long, resistance of shielding wire 80 and 82 will be suppressed low practically enough. That is, as shown in drawing 2 , the clearance between wave control circuit 101b and buffer circuit 101c is sewn in other various wiring or a shift-register-circuit 101a list, and the large field which could wire zigzag for a long time and included shielding wire 82 in it to the image display field further can be wired for a long time in shielding wire 80. Thus, a comparatively easy configuration can raise the effectiveness of the shielding concerned as a whole. Moreover, as shown in drawing 3 , it is formed the various wiring DY connected to the external input terminal 102 containing shielding wire 80 and 82, VSSY, --, on the insulating layer 42 between the 1st layer by which VDDX was formed in the TFT array substrate 1, i.e., the same layer. Therefore, the effectiveness of shielding is demonstrated more efficiently. Furthermore, if constituted in this way, since the various wiring DY, VSSY, --, VDDX are put in block according to the same process and can be formed in the manufacture process of liquid crystal equipment 200 from a low resistance metal layer for example, with same aluminum layer etc., it is advantageous on manufacture.

[0053] In addition, the signal LCCOM inputted from the external input terminal 102 shown in drawing 3 from drawing 1 is a power-source signal of a common electrode, and is supplied to the common electrode (refer to drawing 7) prepared in the below-mentioned opposite substrate through the flow material on Wiring LCCOM and the above-mentioned vertical flow terminal 106.

[0054] As shown in the top view of drawing 4 here, capacity line 31' is formed from the conductive polish recon layer same with the scanning line 31 etc. in parallel with the scanning line 31 on the TFT array substrate 1, and is connected to shielding wire 80 through contact hole 80a. Thus, if constituted, wiring for making capacity line 31' into constant potential can be made to serve a double purpose with shielding wire 80, and an external input terminal required in order to make capacity line 31' into constant potential can also be made to serve a double purpose with the external input terminal 102 for shielding-wire 80.

[0055] Especially with the gestalt of this operation, the sampling circuit 301 is formed on the TFT array substrate 1 in the location which counters the frame 53 of the protection-from-light nature formed in the opposite substrate 2 as shown in drawing 5 and drawing 6 , as the slash field in drawing 1 shows, and the data-line drive circuit 101 and the scanning-line drive circuit 104 are formed on the narrow long and slender circumference part of the TFT array substrate 1 which does not face the liquid crystal layer 50. On the TFT array substrate 1, the sealant 52 which consists of a photo-setting resin as an example of the seal member which sticks both substrates in the perimeter of an image display field, and surrounds the liquid crystal layer 50 is formed along the image display field. And between the image display fields and sealants 52 on the opposite substrate 2, the frame 53 of protection-from-light nature is formed.

[0056] When put into the TFT array substrate 1 by the case of protection-from-light nature which opening was able to open behind corresponding to the image display field, a frame 53 so that the image display field concerned may not hide in the edge of opening of the case concerned according to a manufacture error etc. That is, it is formed from the band-like protection-from-light nature ingredient which has width of face of 500 micrometers or more in the perimeter of an image display field so that the gap of about hundreds of micrometers to the case of the TFT array substrate 1 may be permitted, for example. The frame 53 of such protection-from-light nature is formed in the opposite substrate 2 of sputtering and the photolithography which used metallic materials, such as Cr (chromium), nickel (nickel), and aluminum (aluminum), and etching. Or it is formed from ingredients, such as resin black which distributed carbon and Ti (titanium) to the photoresist.

[0057] The data-line drive circuit 101 and the external input terminal 102 are formed in the field of the outside of a sealant 52 along the lower side of an image display field, and the scanning-line drive circuit 104 is established in the both sides of an image display field along with two sides of right and left of an image display field. And the opposite substrate 2 with the almost same profile as a sealant 52 has fixed to the TFT array substrate 1 by the sealant 52 concerned.

[0058] As mentioned above shielding wire 80 and a sampling circuit 301 If the case of opposite arrangement, i.e., this operation gestalt, is prepared in the bottom of a frame 53 at the frame 53 on the

TFT array substrate 1 Space-saving-ization on the TFT array substrate 1 is attained, for example, the scanning-line drive circuit 104 and the data-line drive circuit 101 can be formed in the circumference part of the TFT array substrate 1 with allowances. the display area in liquid crystal equipment 200 also decreases by formation of shielding wire 80 -- most -- or there is completely nothing. Moreover, shielding wire 80 can use a tooth space effectively, without decreasing the display area on a TFT substrate, if shielding wire 80 and capacity line 31' are connected in the location which counters while being installed in the location which counters a frame 53.

[0059] (Configuration of the whole liquid crystal equipment) Next, the concrete configuration of liquid crystal equipment 200 is explained with reference to drawing 7 and drawing 8. It is the sectional view where it is the sectional view which drawing 7 shows TFT30 part of liquid crystal equipment, and met at B-B' in drawing 4, and drawing 8 met the shielding wire 80 of the liquid crystal equipment under a frame here. In addition, in order to make each class and each part material into the magnitude of extent which can be recognized on a drawing, scales are made to have differed for each class or every each part material in drawing 7 and drawing 8.

[0060] In the sectional view of drawing 7, liquid crystal equipment 200 is equipped with an insulating layer 43, the pixel electrode 11, and the orientation film 12 between an insulating layer 42, the data line 35, and the 2nd layer in TFT30 part prepared in each pixel between the semi-conductor layer 32 by which the laminating was carried out to the TFT array substrate 1 list on it, the gate insulating layer 33, the scanning line 31 (gate electrode), and the 1st layer. Liquid crystal equipment 200 is equipped with the common electrode 21, the orientation film 22, and light-shielding film 23 by which the laminating was carried out to the opposite substrate 2 list which consists of a glass substrate on it again. Liquid crystal equipment 200 is further equipped with the liquid crystal layer 50 as electrooptic material pinched among both these substrates.

[0061] Here, the configuration of each class except TFT30 is first explained in order among these layers.

[0062] Insulating layers 42 and 43 consist of silicate glass film, such as NSG (non silicate glass), PSG (phosphorus silicate glass), BSG (boron silicate glass), and BPSG (boron phosphorus silicate glass), a silicon nitride film, silicon oxide film, etc. with about 5000-15000Å **** between the 1st and the 2nd layer, respectively. In addition, the layer insulation layer used as the substrate of TFT30 may be formed from the silicate glass film, a silicon nitride film, the silicon oxide film, etc. on the TFT array substrate 1.

[0063] The pixel electrode 11 consists of transparent conductive thin films, such as for example, ITO (indium Tin oxide) film. Such a pixel electrode 11 is formed by giving a photolithography process and an etching process etc., after depositing the ITO film etc. on the thickness of about 500-2000Å by sputtering processing etc. In addition, when using the liquid crystal equipment 200 concerned for the liquid crystal equipment of a reflective mold, the pixel electrode 11 may be formed from an opaque ingredient with high reflection factors, such as aluminum.

[0064] The orientation film 12 consists of organic thin films, such as for example, a polyimide thin film. Such orientation film 12 is formed by performing rubbing processing in the predetermined direction so that it may have a predetermined pre tilt angle etc., after applying the coating liquid of for example, a polyimide system.

[0065] It goes across the common electrode 21 all over the opposite substrate 2, and it is formed. Such a common electrode 21 is formed by giving a photolithography process and an etching process etc., after depositing the ITO film etc. on the thickness of about 500-2000Å for example, by sputtering processing etc.

[0066] The orientation film 22 consists of organic thin films, such as for example, a polyimide thin film. Such orientation film 22 is formed by performing rubbing processing in the predetermined direction so that it may have a predetermined pre tilt angle etc., after applying the coating liquid of for example, a polyimide system.

[0067] The light-shielding film 23 is formed in the predetermined field which counters TFT30. Like the above-mentioned frame 53, such a light-shielding film 23 is formed of sputtering and the

photolithography using metallic materials, such as Cr and nickel, and etching, or is formed from ingredients, such as resin black which distributed carbon and Ti to the photoresist. A light-shielding film 23 has functions other than the protection from light to the semi-conductor layer 32 of TFT30, such as improvement in contrast, and color mixture prevention of color material.

[0068] The liquid crystal layer 50 is formed when liquid crystal is enclosed with the space surrounded by the sealant 52 (refer to drawing 5 and drawing 6) between the TFT array substrates 1 and the opposite substrates 2 which have been arranged so that the pixel electrode 11 and the common electrode 21 may meet by vacuum suction etc. The liquid crystal layer 50 takes a predetermined orientation condition with the orientation film 12 and 22 in the condition that the electric field from the pixel electrode 11 are not impressed. The liquid crystal layer 50 consists of liquid crystal which mixed the pneumatic liquid crystal of a kind or some kinds. It is the adhesives which consist of a photo-setting resin or thermosetting resin in order that a sealant 52 may stick two substrates 1 and 2 around those, and the spacer for making distance between both substrates into a predetermined value is mixed.

[0069] Next, the configuration of each class concerning TFT30 is explained in order.

[0070] TFT30 is equipped with the source field 34 formed in the gate insulating layer 33 which insulates the semi-conductor layer 32 in which a channel is formed of the electric field from the scanning line 31 and the scanning line 31, and the scanning line 31 and the semi-conductor layer 32, and the semi-conductor layer 32, the data line 35, and the drain field 36 formed in the semi-conductor layer 32. One to which it corresponds of two or more pixel electrodes 11 is connected to the drain field 36. The source field 34 and the drain field 36 are formed by doping the dopant the object for n molds of predetermined concentration, or for p molds to the semi-conductor layer 32 like the after-mentioned according to whether the channel of n mold or p mold is formed. TFT of an n-type channel has the advantage that a working speed is quick, and it is used as TFT30 which is the switching element of a pixel in many cases.

[0071] The semi-conductor layer 32 which constitutes TFT30 is formed by performing annealing treatment and making the thickness of about 500-2000Å carry out solid phase growth after forming the a-Si (amorphous silicon) film for example, on the TFT array substrate 1. Under the present circumstances, in the case of TFT30 of an n channel mold, you may dope by the ion implantation which used the dopant of V group elements, such as Sb (antimony), As (arsenic), and P (Lynn). Moreover, in the case of TFT30 of a p channel mold, it dopes by the ion implantation which used the dopant of III group elements, such as B (boron), Ga (gallium), and In (indium). When setting especially TFT30 to TFT of an n channel mold with LDD (Lightly Doped Drain) structure, among the source field 34 and the drain field 36, a low concentration dope field is formed in the part which adjoins at a channel side, respectively by the dopant of V group elements, such as P, and, similarly a high concentration dope field is formed in the semi-conductor layer 32 of p mold by the dopant of V group elements, such as P. Moreover, when referred to as TFT30 of a p channel mold, the dopant of III group elements, such as B, is used for the semi-conductor layer 32 of n mold, and the source field 34 and the drain field 36 are formed. Thus, when it considers as LDD structure, the advantage which can reduce the short channel effect is acquired. In addition, TFT30 is good for the low concentration dope field in LDD structure also as TFT of the offset structure which carried out the ion implantation, and good also as TFT of the self aryne mold which forms the source [high concentration / in self align], and a drain field by doping high-concentration impurity ion by using a gate electrode as a mask. Moreover, a gate electrode is prepared in a two-piece serial, it is good also as dual gate structure, and it cannot be overemphasized that a gate electrode may be prepared in a three or more piece serial. If such a configuration is taken, since the leakage current at the time of OFF of TFT30 is reduced and generating of a cross talk etc. can be controlled, high-definition liquid crystal equipment can be offered.

[0072] The gate insulating layer 33 can form and obtain the thermal oxidation film with a comparatively thin thickness of about 300-1500Å by oxidizing the semi-conductor layer 32 thermally with the temperature of about 900-1300 degrees C. The good insulator layer which was excellent in the interface condition of the semi-conductor layer 32 and the gate insulating layer 33 by this can be formed.

[0073] After the scanning line 31 deposits the polish recon film with a reduced pressure CVD method

etc., it is formed of a photolithography process, an etching process, etc. Or it may be formed from a metal membrane or metal silicide film, such as aluminum. In this case, it also becomes possible to omit a part or all of a light-shielding film 23 by the protection-from-light nature which the metal membrane metallurgy group silicide film has if a light-shielding film 23 arranges the scanning line 31 as the part or the light-shielding film which boils all and corresponds of a wrap field. In this case, there is an advantage which can prevent decline in the pixel numerical aperture by the lamination gap with the opposite substrate 2 and the TFT array substrate 1 especially.

[0074] The data line 35 may be formed from transparent conductive thin films, such as ITO film, like the pixel electrode 11. Or you may form by sputtering processing etc. from low resistance metal metallurgy group silicide, such as aluminum deposited on the thickness of about 1000-5000Å, etc.

[0075] Moreover, the contact hole 38 which leads to the contact hole 37 and the drain field 36 which lead to the source field 34 is formed in the insulating layer 42 between the 1st layer, respectively. Electrical installation of the data line 35 is carried out to the source field 34 through the contact hole 37 to this source field 34. Furthermore, the contact hole 38 to the drain field 36 is formed in the insulating layer 43 between the 2nd layer. Electrical installation of the pixel electrode 11 is carried out to the drain field 36 through the contact hole 38 to this drain field 36. The above-mentioned pixel electrode 11 is formed in the top face of an insulating layer 43 between the 2nd layer constituted in this way. If each contact hole is formed by dry etching, such as for example, reactant etching and reactant ion beam etching, detailed-ization of opening size of it is attained, and it can realize high numerical aperture-ization of a pixel.

[0076] In addition, if light carries out incidence of the semi-conductor layer 32 in which a channel is generally formed, a photocurrent will occur according to the photo-electric-conversion effectiveness which p-Si has, the transistor characteristics of TFT30 will deteriorate, but with the gestalt of this operation, since the light-shielding film 23 is formed in the location which counters the opposite substrate 2 at each TFT30, respectively, it is prevented that incident light carries out incidence to the semi-conductor layer 32. furthermore, this -- adding -- or -- replacing with -- a gate electrode -- the wrap from a top -- if the data line 35 is formed from opaque metal thin films, such as aluminum, like -- a light-shielding film 23 -- or the incidence of the incident light (namely, drawing 7 light from a top) to the semi-conductor layer 32 can be prevented effectively independently.

[0077] In drawing 7, storage capacitance 70 is formed in the pixel electrode 11, respectively. 1st storage capacitance electrode 32' more specifically [this storage capacitance 70] formed of the same process as the semi-conductor layer 32, dielectric layer 33' formed of the same process as the gate insulating layer 33, and the capacity line 31 formed of the same process as the scanning line 31 -- ' (the 2nd storage capacitance electrode) -- It consists of some of insulating layers 42 and 43 and pixel electrodes 11 which counter a list at capacity line 31' through the 1st and the insulating layers 42 and 43 between the 2nd layer between the 1st and the 2nd layer. Thus, since storage capacitance 70 is formed, even if duty ratio is small, a high definition display is enabled.

[0078] As shown in the sectional view of drawing 8, a frame 53 is countered and shielding wire 80 passes through an insulating-layer 42 top between the 1st layer in the upper location of two or more scanning lines 31. and it consists of metal thin films, such as aluminum formed at the process as the data line 35 mentioned above that almost all those parts of this shielding wire 80 are the same, -- low -- it is wiring [****]. Thus, in the manufacture process of liquid crystal equipment 200, since shielding wire 80 and the data line 35 can be formed collectively, it is advantageous on manufacture.

[0079] Since it is the same film formation process and a sampling circuit 301, the data-line drive circuit 101, and the circumference circuit of scanning-line drive circuit 104 grade can be formed especially with the gestalt of this operation at the time of formation of TFT30, it is advantageous on manufacture. For example, these circumference circuits are formed in the circumference part on the TFT array substrate 1 from two or more TFT(s) of the complementary-type structure which consists of n channel mold poly-Si TFT and p channel mold poly-Si TFT.

[0080] In addition, although not shown in drawing 7 and drawing 8, it sets to liquid crystal equipment 200. To the side in which the incident light of the side in which the incident light of the opposite

substrate 2 carries out incidence, and the TFT array substrate 1 carries out outgoing radiation, respectively. For example, TN (Twisted Nematic) mode and STN (super TN) mode, According to the exception of modes of operation, such as D-STN (double-STN) mode, and the no MARI White mode / NOMA reeve rack mode, a polarization film, a phase contrast film, a polarizing plate, etc. are arranged in a predetermined direction.

[0081] Moreover, since the liquid crystal equipment 200 explained above is applied to an electrochromatic display projector, three liquid crystal equipments 200 will be used as a light valve for RGB, respectively, and incidence of the light of each color decomposed through the dichroic mirror for RGB color separation, respectively will be carried out to each equipment as incident light, respectively. Therefore, with the gestalt of each operation, the color filter is not prepared in the opposite substrate 2. However, the color filter of RGB may be formed in the predetermined field which counters the pixel electrode 11 with which a light-shielding film 23 is not formed in liquid crystal equipment 200 on the opposite substrate 2 with the protective coat. Or a color filter layer may be built in by the color resist of RGB so that it may correspond to each pixel on the TFT array substrate 1. If it does in this way, the liquid crystal equipment of the gestalt of this operation is applicable to electrochromatic display equipments, such as electrochromatic display television of direct viewing types other than a liquid crystal projector, or a reflective mold. Furthermore, a micro lens may be formed so that it may correspond 1 pixel on [one] the opposite substrate 2. If it does in this way, bright liquid crystal equipment is realizable by improving the condensing effectiveness of incident light. Furthermore, the die clo IKKU filter which makes a RGB color using interference of light by depositing the interference layer to which the refractive index of many layers is different on the opposite substrate 2 again may be formed. According to this opposite substrate with a die clo IKKU filter, brighter electrochromatic display equipment is realizable.

[0082] In order to set to liquid crystal equipment 200 and to control the poor orientation of the liquid crystal molecule by the side of the TFT array substrate 1, the flattening film may be further applied on a spin coat etc. on an insulating layer 43 between the 2nd layer, or CMP (Chemical Mechanical Polishing) processing may be performed. Or an insulating layer 43 may be formed by the flattening film between the 2nd layer.

[0083] Although it was explained that the switching element of liquid crystal equipment 200 was the poly-Si TFT of a forward stagger mold or a coplanar mold, the gestalt of this operation is effective also to TFT of other formats, such as TFT of a reverse stagger mold, and an amorphous silicon TFT.

[0084] In liquid crystal equipment 200, although the liquid crystal layer 50 was constituted from a pneumatic liquid crystal as an example, if the polymer dispersed liquid crystal which distributed liquid crystal as a minute grain in the macromolecule is used, the above-mentioned polarization film, a polarizing plate, etc. will become unnecessary in the orientation film 12 and 22 and a list, and the advantage of a raise in the brightness of liquid crystal equipment or low-power-izing by efficiency for light utilization increasing will be acquired. Furthermore, when applying liquid crystal equipment 200 to high-reflective-liquid-crystal equipment by constituting the pixel electrode 11 from a metal membrane with high reflection factors, such as aluminum, SH (super HOMEOTORO pick) mold liquid crystal with which perpendicular orientation of the liquid crystal molecule was mostly carried out in the state of no electrical-potential-difference impressing may be used. Furthermore, although the common electrode 21 is provided in the opposite substrate 2 side in liquid crystal equipment 200 again so that perpendicular electric field (vertical electric field) may be impressed to the liquid crystal layer 50 What (that is, the electrode for horizontal electric-field generating is prepared in the TFT array substrate 1 side, without preparing the electrode for vertical electric-field generating in the opposite substrate 2 side) the pixel electrode 11 is constituted also for from an electrode for horizontal electric-field generating of a pair, respectively so that electric field (horizontal electric field) parallel to the liquid crystal layer 50 may be impressed is possible. Thus, if horizontal electric field are used, it is advantageous when extending an angle of visibility rather than the case where vertical electric field are used. In addition, it is possible to apply the gestalt of this operation to various kinds of liquid crystal ingredients (liquid crystal phase), a mode of operation, a liquid crystal array, the drive approach, etc. Moreover, with an above-mentioned

operation gestalt, although explained using the configuration which forms TFT on a substrate, the configuration which forms a switching element is also applicable not only to such a configuration but a silicon substrate. Moreover, although explained using liquid crystal as electrooptic material, it is applicable not only to liquid crystal but electroluminescence or a plasma display etc.

[0085] In the gestalt of the operation explained above, well-known circumference circuits, such as a precharge circuit and an inspection circuit, may be further established in the periphery of the bottom of a frame 53, or the TFT array substrate 1. A precharge circuit is the timing preceded with the data signal supplied from the data-line drive circuit 101 to the data line 35 for the purpose of reduction of improvement in a contrast ratio, the stability of the potential level of the data line 35, and the Rhine unevenness on a display screen etc., and is a circuit which mitigates the load at the time of writing a data signal in the data line 35 by supplying a precharge signal. For example, an example of such a precharge circuit is indicated by JP,7-295520,A. On the other hand, an inspection circuit is a circuit for inspecting the quality of the liquid crystal equipment concerned at the manufacture middle or the time of shipment, a defect, etc. to the periphery of the bottom of a frame 53, or a TFT array substrate.

[0086] Moreover, in the gestalt of the above operation, the protection-from-light layer which consists of a refractory metal may be prepared also in the location (namely, under TFT30) which counters on the TFT array substrate 1 at TFT30 as indicated by JP,9-127497,A, JP,3-52611,B, JP,3-125123,A, JP,8-171101,A, etc. Thus, if a protection-from-light layer is prepared also in the TFT30 bottom, it can prevent that the return light from the TFT array substrate 1 side etc. carries out incidence to TFT30. Therefore, the liquid crystal equipment 200 concerned can be suitably used as a light valve for projectors.

[0087] Furthermore, in the gestalt of the above operation, it may replace with TFT30 and a switching element may consist of 2 terminal mold nonlinear devices, such as TFD (Thin Film Diode), etc. again. In this case, arrange one line to an opposite substrate among the data line and the scanning line, and it is made to function as a common electrode, and a switching element is arranged, respectively between the line of another side established in the TFT array substrate, and a pixel electrode, and a liquid crystal drive is carried out between. Thus, even if constituted, the effectiveness of preventing the diving to the picture signal and data signal of a clock noise of high frequency is demonstrated by shielding a pixel signal line and the data line from a clock signal line.

[0088] (Actuation of liquid crystal equipment) Next, actuation of the liquid crystal equipment 200 constituted as mentioned above is explained with reference to drawing 1.

[0089] First, the scanning-line drive circuit 104 impresses a scan signal to the scanning line 31 by line sequential in pulse to predetermined timing.

[0090] If a parallel picture signal is received from six wiring VID1-VID6 in parallel to this, a sampling circuit 301 will sample these picture signals. The scanning-line drive circuit 104 supplies a sampling circuit driving signal for every data line about six wiring VID1 - VID6 each according to the timing which impresses gate voltage, and the data-line drive circuit 101 makes TFT302 of a sampling circuit 301 an ON state. Thereby, sequential impression of the data signal sampled by the sampling circuit 301 is carried out to the six adjoining data lines 35. That is, the parallel picture signals VID1-VID6 by which serial-parallel conversion was carried out are supplied to six phases inputted from wiring VID1-VID6 by the data-line drive circuit 101 and the sampling circuit 301 at the data line 35.

[0091] Thus, in TFT30 to which both the scan signal (gate voltage) and the data signal (source electrical potential difference) were impressed, an electrical potential difference is impressed to the pixel electrode 11 through the channel and the drain field 36 which were formed in the source field 34 and the semiconductor layer 32. And as for the electrical potential difference of this pixel electrode 11, only time amount also with triple figures longer than the time amount to which the source electrical potential difference was impressed is held with storage capacitance (refer to drawing 7). With shielding wire 80 and 82, since especially the wiring VID1-VID6 is shielded from Wiring CLX and CLX', even when the frequency of a clock signal CLX is high, it can reduce the diving of the clock noise of the RF to Wiring CLX and the wiring VID1-VID6 from CLX' here.

[0092] As mentioned above, if an electrical potential difference is impressed to the pixel electrode 11,

the orientation condition of the liquid crystal in the part pinched by this pixel electrode 11 and common electrode 21 in the liquid crystal layer 50 changes, and if it is in no MARI White mode According to the impressed electrical potential difference, passage of this liquid crystal part of incident light is made impossible, if it is in NOMA reeve rack mode, according to the impressed electrical potential difference, passage of this liquid crystal part of incident light will be enabled, and light with the contrast according to a picture signal will carry out outgoing radiation from liquid crystal equipment 200 as a whole.

[0093] image quality deteriorates according to generating of the clock noise of a RF, using [the resolution of the image which should be displayed is high the above result, and] the clock signal CLX with a high frequency, and CLX' corresponding to this, also when the serial picture signals VID1-VID6 of a RF are inputted -- most -- or it is completely lost and high-definition image display is made possible.

[0094] (Electronic equipment) Next, the gestalt of operation of electronic equipment equipped with the liquid crystal equipment 200 explained to the detail above is explained with reference to drawing 13 from drawing 9.

[0095] The outline configuration of the electronic equipment which equipped drawing 9 with liquid crystal equipment 200 in this way is shown first.

[0096] In drawing 9, electronic equipment is constituted in preparation for the source 1000 of a display information output, the display information processing circuit 1002, the drive circuit 1004, liquid crystal equipment 200, and clock generation circuit 1008 list in the power circuit 1010. The source 1000 of a display information output outputs display information, such as a picture signal of a predetermined format, to the display information processing circuit 1002 based on the clock signal from the clock generation circuit 1008 including the tuning circuit which aligns and outputs memory, such as ROM (Read Only Memory), RAM (Random Access Memory), and an optical disk unit, and a TV signal. The display information processing circuit 1002 is constituted including various well-known processing circuits, such as magnification and a polarity-reversals circuit, a serial-parallel conversion circuit, a rotation circuit, a gamma correction circuit, and a clamping circuit, carries out sequential generation of the digital signal from the display information inputted based on the clock signal, and outputs it to the drive circuit 1004 with a clock signal CLK. The drive circuit 1004 drives liquid crystal equipment 200. A power circuit 1010 supplies a predetermined power source to each above-mentioned circuit. In addition, on the TFT array substrate which constitutes liquid crystal equipment 200, the drive circuit 1004 may be carried and, in addition to this, the display information processing circuit 1002 may be carried.

[0097] Next, the example of the electronic equipment constituted in this way from drawing 10 by drawing 13 is shown, respectively.

[0098] In drawing 10, an example slack liquid crystal projector 1100 of electronic equipment prepares three liquid crystal modules containing the liquid crystal equipment 200 with which the drive circuit 1004 mentioned above was carried on the TFT array substrate, and is constituted as a projector used as light valves 200R, 200G, and 200B for RGB, respectively. In a liquid crystal projector 1100, if incident light is emitted from the lamp unit 1102 of sources of the white light, such as a metal halide lamp, it will be divided into parts for Mitsunari R, G, and B corresponding to the three primary colors of RGB with the mirror 1106 of three sheets, and the dichroic mirror 1108 of two sheets, and will be led to the light valves 200R, 200G, and 200B corresponding to each color, respectively. Under the present circumstances, especially B light is drawn through the relay lens system 1121 which consists of the incidence lens 1122, a relay lens 1123, and an outgoing radiation lens 1124, in order to prevent the optical loss by the long optical path. And after a part for Mitsunari corresponding to the three primary colors modulated with light valves 200R, 200G, and 200B, respectively is again compounded with a dichroic prism 1112, it is projected on it by the screen 1120 as a color picture through a projector lens 1114.

[0099] If the protection-from-light layer is especially prepared also in the TFT bottom as mentioned above in the gestalt of this operation The reflected light by the incident light study system in the liquid crystal projector based on the incident light from the liquid crystal equipment 200 concerned, A part of

incident light (a part of R light and G light) which runs through a dichroic prism 1112 after carrying out outgoing radiation from the reflected light from the front face of the TFT array substrate at the time of incident light passing and other liquid crystal equipments. Even if it carries out incidence from a TFT array substrate side as a return light, protection from light to the channel of the TFT30 grade for pixel switching can fully be performed. In this case, in a configuration, since it becomes unnecessary to stick AR (Anti Reflection) film for return light prevention, or to perform AR coat processing between the TFT array substrate of each liquid crystal equipment and prism at a polarizing plate even if it uses the prism suitable for a miniaturization for an incident light study system, small and when being simplified, it is very advantageous.

[0100] In drawing 11, other personal computers 1200 of the laptop type corresponding to example slack multimedia of electronic equipment (PC) are equipped with the body 1204 with which the keyboard 1202 was incorporated while it has liquid crystal equipment 200 mentioned above in the top covering case and they hold CPU, memory, a modem, etc. further.

[0101] In drawing 12, the drive circuit 1004 of the above-mentioned [other example slack pagers 1300 of electronic equipment] in the metal frame 1302 is held in the light guide [in which the liquid crystal equipment 200 which is carried at a TFT array substrate top and forms a liquid crystal module contains back light 1306a] 1306, circuit board 1308, 1st, and 2nd shielding plates 1310 and 1312 or 2 elastic conductors 1314 and 1316, and a list with the tape carrier package tape 1318. In the case of this example, the above-mentioned display information processing circuit 1002 (refer to drawing 9) may be carried in the circuit board 1308, and may be carried on the TFT array substrate of liquid crystal equipment 200. Furthermore, it is also possible to carry the above-mentioned drive circuit 1004 on the circuit board 1308.

[0102] In addition, since the example shown in drawing 12 is a pager, the circuit board 1308 grade is prepared. However, it is also possible to carry out production, sale, use, etc. as back light-type liquid crystal equipment which incorporated [in the case of the drive circuit 1004 or the liquid crystal equipment 200 which carries the display information processing circuit 1002 further, and forms a liquid crystal module] the light guide 1306 by using as liquid crystal equipment what fixed liquid crystal equipment 200 in the metal frame 1302 in addition to this.

[0103] moreover, as shown in drawing 13, in the case of the liquid crystal equipment 200 which carries neither the drive circuit 1004 nor the display information processing circuit 1002 To TCP (Tape Carrier Package) 1320 mounted on the polyimide tape 1322, IC1324 including the drive circuit 1004 or the display information processing circuit 1002 It is also possible to connect physically and electrically through the anisotropy electric conduction film prepared in the periphery of the TFT array substrate 1, and to carry out production, sale, use, etc. as liquid crystal equipment.

[0104] ***** equipped with the video tape recorder of a liquid crystal television, a viewfinder mold, or a monitor direct viewing type, the car navigation equipment, the electronic notebook, the calculator, the word processor, the engineering workstation (EWS), the cellular phone, the TV phone, POS terminal, and touch panel other than electronic equipment which were explained with reference to drawing 13 from drawing 10 above etc. is mentioned as an example of the electronic equipment shown in drawing 9.

[0105] As explained above, according to the gestalt of this operation, generating of the clock noise of a RF is reduced and various kinds of electronic equipment equipped with the liquid crystal equipment 200 in which high-definition image display is possible can be realized.

[0106]

[Effect of the Invention] According to the electro-optic device according to claim 1, by the electric conduction line of the constant potential wired by the 1st substrate, since the picture signal line is shielded from the clock signal line, high-definition image display can be performed according to the picture signal of the high frequency for being able to reduce the diving of the clock noise of the RF from a clock signal line to a picture signal line, therefore displaying the image of high resolution.

[0107] Since simplification and space-saving-izing of a configuration can be attained by sharing the wiring itself and the external input terminal of an electric conduction line and a constant potential line

according to the electro-optic device according to claim 2, the electro-optic device which can perform high-definition image display by the comparatively simple configuration is realizable.

[0108] the configuration which shields a picture signal line from a clock signal line to a duplex according to the electro-optic device according to claim 3 -- generating of the clock noise of the RF in a picture signal or a data signal -- more -- powerful -- and dependability -- it can decrease highly.

[0109] Since the diving of the clock noise of the RF to a picture signal line can be further reduced by taking about a picture signal line and a clock signal line to the opposite sense to a data-line drive circuit according to the electro-optic device according to claim 4, the device on an easy configuration can raise the effectiveness of shielding efficiently.

[0110] Since the diving of the clock noise of the RF to a picture signal line can be reduced by separating predetermined spacing mutually and arranging the 1st and 2nd external input terminal mutually through the 3rd external input terminal in between according to the electro-optic device according to claim 5, the device on an easy configuration can raise the effectiveness of shielding efficiently.

[0111] According to the electro-optic device according to claim 6, since an image display field and two or more data lines can be shielded from a clock signal line, generating of the clock noise of a RF in the data signal on the data line etc. can be reduced, and more nearly high-definition image display becomes possible.

[0112] According to the electro-optic device according to claim 7, since the electric conduction line is formed in the bottom of the frame of a substrate, a deployment of the tooth space on a substrate can be aimed at.

[0113] According to the electro-optic device given in claims 8 and 9, by the comparatively simple production process, the high electric conduction line of a shielding effect can be formed, and the electro-optic device in which image display high-definition by low cost is possible can be realized.

[0114] Since the constant potential line and external input terminal for making a capacity line into constant potential can be made to serve a double purpose with other wiring or a terminal according to the electro-optic device according to claim 10, preventing the bad influence to the switching element and pixel electrode by potential fluctuation of a capacity line, high-definition image display becomes possible by the comparatively simple configuration.

[0115] According to electronic equipment according to claim 11, the clock noise of high frequency is reduced and it becomes realizable about various electronic equipment, such as the liquid crystal projector and personal computer in which high-definition image display is possible, and a pager.

[Translation done.]

* NOTICES *

Japan Patent Office is not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. **** shows the word which can not be translated.
3. In the drawings, any words are not translated.

CLAIMS

[Claim(s)]

[Claim 1] Two or more data lines which intersect two or more scanning lines and said two or more scanning lines on a substrate, Two or more switching elements connected to two or more of said scanning lines and data lines, Two or more pixel electrodes connected to said two or more switching elements, and a data signal supply means to supply the data signal corresponding to a picture signal to said two or more data lines based on a clock signal, The picture signal line which supplies said picture signal inputted from the 1st external input terminal to said data signal supply means, The electro-optic device characterized by having the clock signal line which supplies said clock signal inputted from the 2nd external input terminal to said data signal supply means, and the electric conduction line of the constant potential which shields said picture signal line electrically from said clock signal line.

[Claim 2] Said electric conduction line is an electro-optic device according to claim 1 characterized by including the part which consisted of constant potential lines which supply the power source of constant potential to said data signal supply means.

[Claim 3] said law -- a potential line -- difference -- the 1st and 2nd laws which supply the power source of constant potential to said data signal supply means -- from a potential line -- becoming -- this -- the amount of [which consisted of potential lines the 1st law] said electric conduction line part It is the electro-optic device according to claim 2 characterized by surrounding said picture signal line on said substrate, and the amount of [said / which consisted of potential lines the 2nd law] said electric conduction line part surrounding said clock signal line on said substrate.

[Claim 4] Said data signal supply means is an electro-optic device according to claim 2 or 3 which is equipped with the sampling circuit which samples said picture signal, and the data-line drive circuit which drives this sampling circuit based on said clock signal in response to the current supply from said constant potential line, and is characterized by taking about said picture signal line and said clock signal line from an opposite direction to said data-line drive circuit on said substrate.

[Claim 5] said 1st and 2nd external input terminal separates and arranges predetermined spacing mutually in the periphery of said substrate -- having -- **** -- between said 1st and 2nd external input terminals -- said law -- the power source of potential -- said law -- an electro-optic device given in any 1 term of claims 2-4 characterized by arranging the 3rd external input terminal for inputting into a potential line.

[Claim 6] Said electric conduction line is an electro-optic device given in any 1 term of claims 1-5 by which it is installing [so that the image display field and said two or more data lines which are specified with said two or more pixel electrodes might be surrounded on said 1st substrate] characterized.

[Claim 7] It is the electro-optic device according to claim 6 which said substrate was countered, and the opposite substrate was formed, is further equipped with the frame of the protection-from-light nature formed at least in one side among said substrate and said opposite substrate along with the profile of said image display field, and is characterized by said electric conduction line containing the part prepared in said substrate along with said frame in the location which counters said frame.

[Claim 8] Said electric conduction line and said data line are an electro-optic device given in any 1 term

of claims 1-7 characterized by being formed from the same low resistance metallic material.

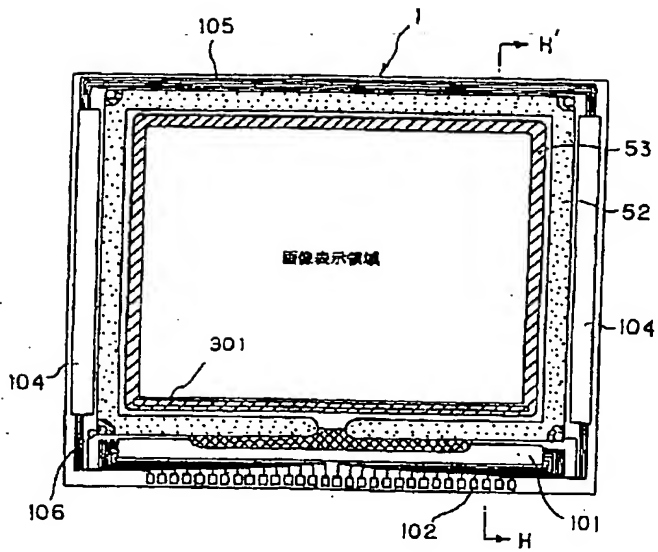
[Claim 9] It is an electro-optic device given in any 1 term of claims 1-8 characterized by consisting of same low resistance metal layers formed by said electric conduction line part part list which intervenes between said picture signal line and a clock signal line on the same flat surface where said picture signal line and a clock signal line are parallel to said substrate.

[Claim 10] An electro-optic device given in any 1 term of claims 1-9 characterized by equipping said pixel electrode with the capacity line which gives the capacity of the specified quantity further, and connecting this capacity line to said electric conduction line.

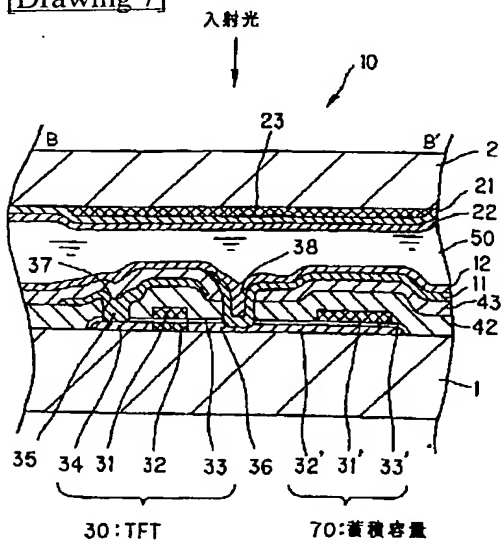
[Claim 11] The frame of the protection-from-light nature which said substrate was countered, and the opposite substrate was formed and was formed at least in one side among said substrate and said opposite substrate along with the profile of said image display field, It is an electro-optic device given in any 1 term of claims 1-6 which equip said pixel electrode with the capacity line which gives capacity further, and are characterized by connecting said capacity line to said electric conduction line in said location which counters while said electric conduction line is installed in the location which counters said frame.

[Claim 12] Electronic equipment characterized by equipping claims 1-11 with the electro-optic device of a publication.

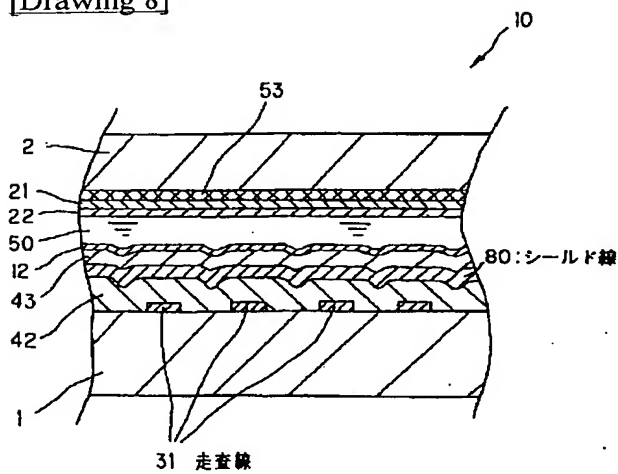
[Translation done.]



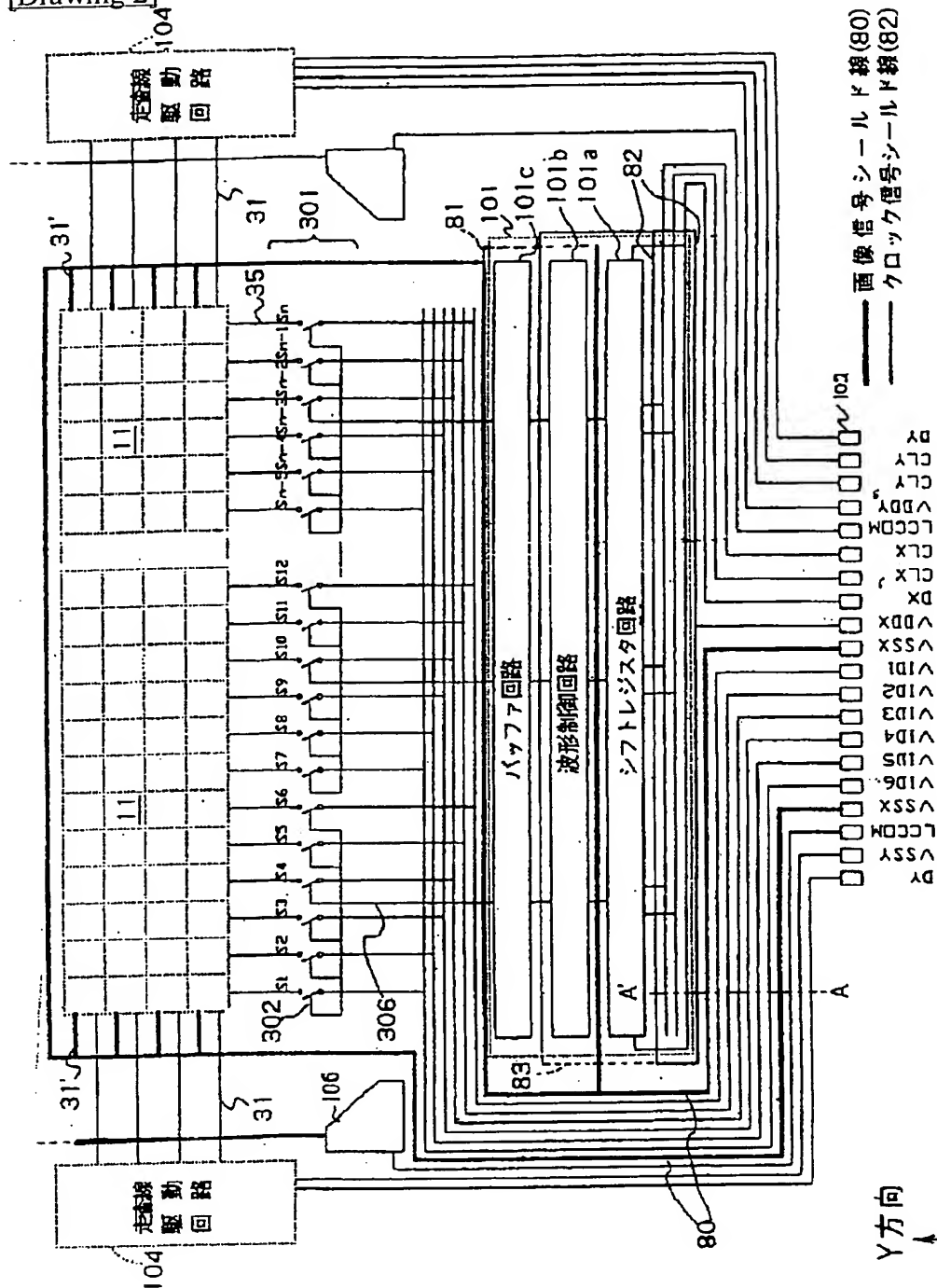
[Drawing 7]



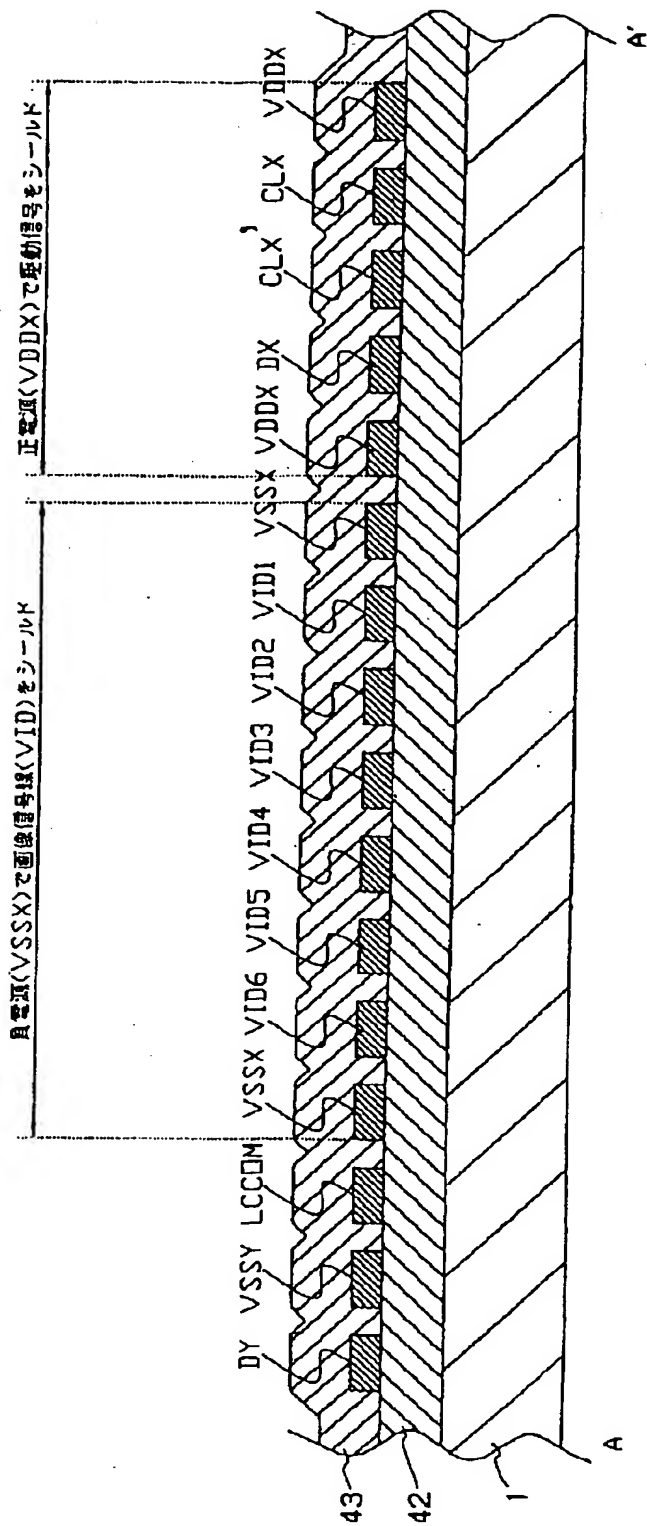
[Drawing 8]



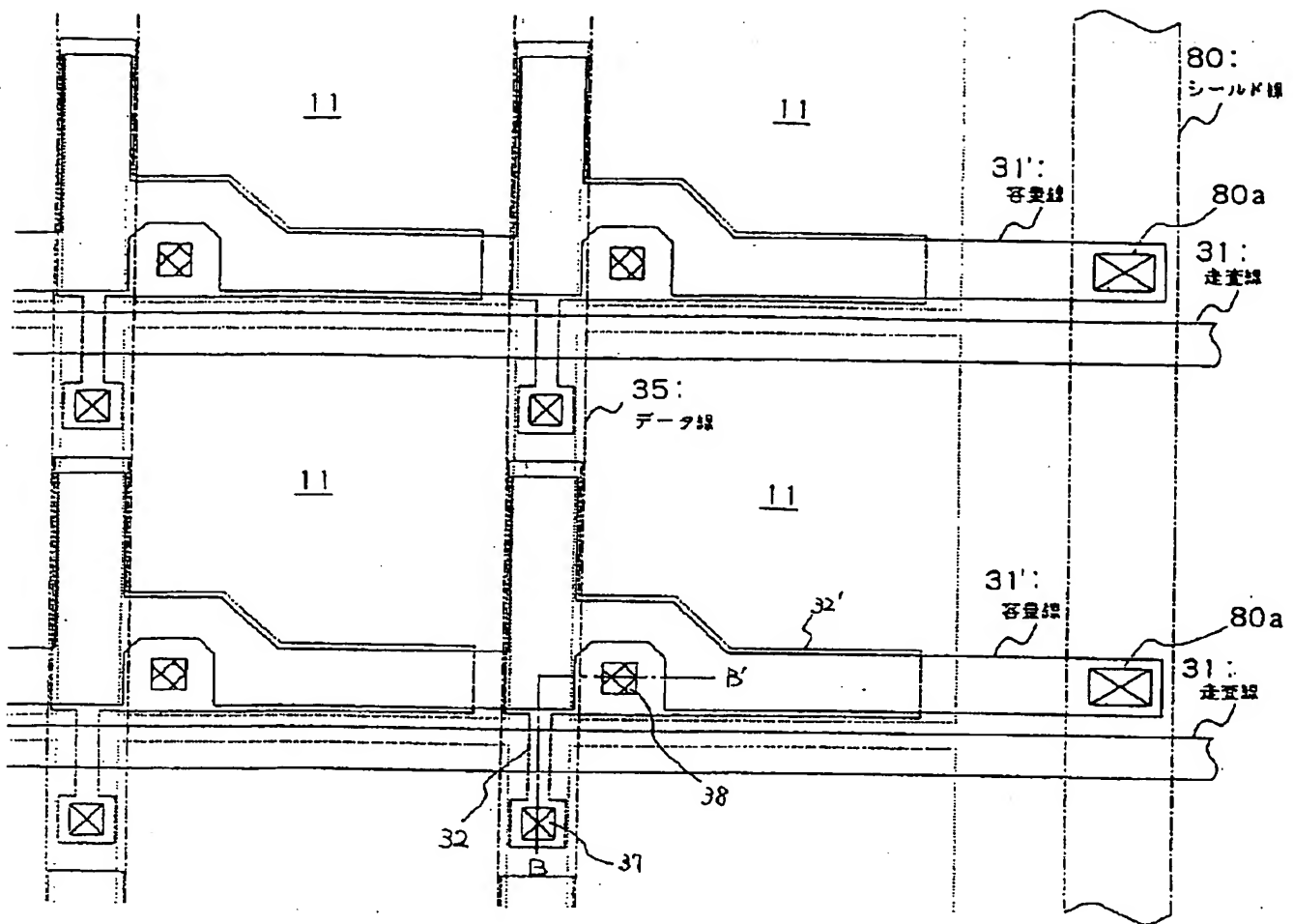
[Drawing 2]



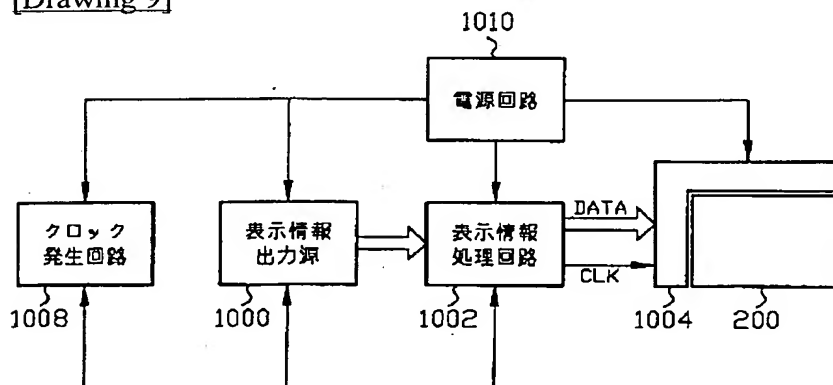
[Drawing 3]



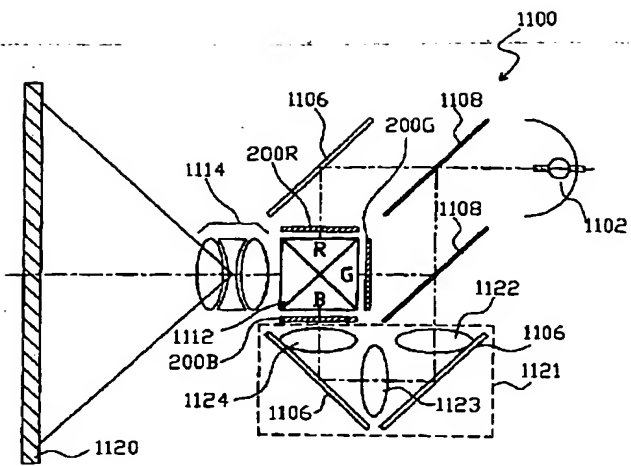
[Drawing 4]



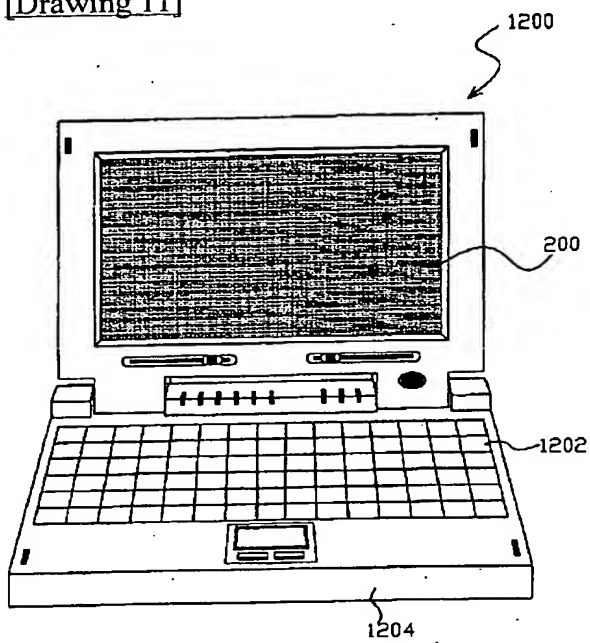
[Drawing 9]



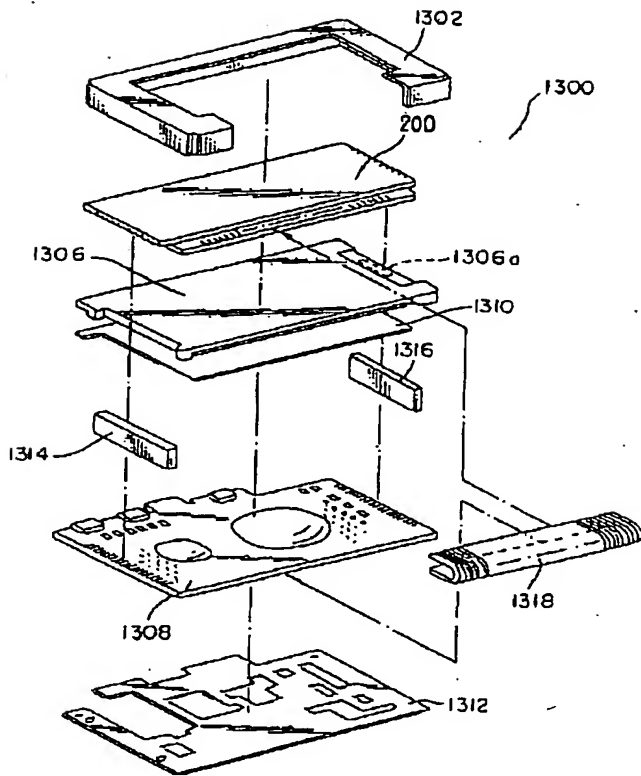
[Drawing 10]



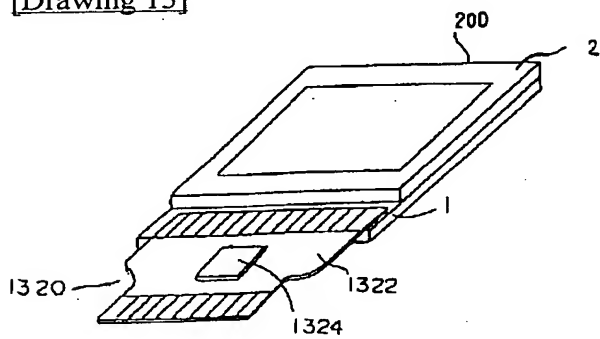
[Drawing 11]



[Drawing 12]



[Drawing 13]



[Translation done.]